

DOI: 10.15593/2499-9873/2020.2.04

УДК 681.32

С.Ф. Тюрин^{1,2}

¹Пермский национальный исследовательский
политехнический университет, Пермь, Россия

²Пермский государственный национальный
исследовательский университет, Пермь, Россия

«БИЛЛИАРДНОЕ» МОДЕЛИРОВАНИЕ УНИВЕРСАЛЬНЫХ ЛОГИЧЕСКИХ МОДУЛЕЙ НА ОСНОВЕ ЭЛЕМЕНТА ФРЕДКИНА ДЛЯ КВАНТ-ЮТИНГА

На волне тренда «зеленых» вычислений в последнее время активизировались исследования так называемой адиабатической логики, обратимых вычислений, которые, как предполагается, будут являться основой квантовых компьютеров и выведут на новый уровень вычислительной мощности, сочетаемой с низким энергопотреблением. Основой такой логики являются специальные обратимые элементы, например элементы Фредкина. Обратимость означает взаимно-однозначное соответствие (биекция) входов и выходов схем, что означает, с одной стороны, возможность тотального контроля результатов вычислений, а с другой – возможность возврата полученных для выполнения вычислений «энергетических» квантов их источнику. Такой подход позволяет значительно снизить энергопотребление компьютеров, а также повысить достоверность вычислений. Имеется достаточно много публикаций по этой тематике, однако вопросы разработки универсальных логических модулей на такой базе рассмотрены не в полной мере. Целью исследования является разработка и моделирование универсальных логических модулей на основе элемента Фредкина. При этом используются методы логического синтеза обратимой схемы на основе бинарного элемента Фредкина, моделирование и анализ «биллиардных» вычислений. Представлены предложенные схемы дешифратора и мультиплексора на основе элемента Фредкина, выполнено «биллиардное» моделирование. Практическая значимость исследования заключается в том, что полученные универсальные логические модули могут быть использованы при синтезе бинарных обратимых схем, например ПЛИС. Выполненное моделирование может быть использовано в качестве примера на практических занятиях по дисциплинам «Дискретная математика», «Математическая логика», «Математическое моделирование», «Схемотехника».

Ключевые слова: моделирование, обратимость, квант-ютинг, таблица входных и выходных сигналов, логическая функция, программируемая логическая интегральная схема, программируемая пользователем вентильная матрица, биллиардный компьютер, элемент Фредкина, универсальный логический модуль.

S.F. Tiurin^{1,2}

¹Perm National Research Polytechnic University, Perm, Russian Federation

²Perm State University, Perm, Russian Federation

A “BILLIARDS” SIMULATION OF AN UNIVERSAL LOGIC MODULES BASED ON THE FREDKIN GATES FOR THE QUANT-UTING

In the wave of the green computing trend, research has recently intensified on the so-called adiabatic logic, reversible computing, which is supposed to be the basis of quantum computers and bring to a new level of computing power, combined with low power consumption. The basis of this logic is special reversible gates,

for example, Fredkin's gates. Reversibility is a one-to-one correspondence (bijection) between the inputs and outputs of circuits, which means, on the one hand, the possibility of total control of the results of calculations, and on the other hand, the possibility of returning the obtained "energy" quanta for the perform calculations to their source. This approach can significantly reduce the power consumption of computers, as well as increase the reliability of calculations. There are a lot of publications on this topic, however, the development of universal logic modules on such a basis has not been fully considered. The aim of the study is the development and modeling of universal logic modules based on the Fredkin element. In this case, the methods of logical synthesis of a reversible scheme based on a binary Fredkin element, modeling and analysis of billiard calculations are used. The article presents the proposed schemes of the decoder and multiplexer based on the Fredkin element, the "billiard" simulation. The practical significance of the study lies in the fact that the obtained universal logic modules can be used in the synthesis of binary reversible circuits, for example, FPGAs. The performed simulation can be used as examples in practical exercises in the discrete mathematics, mathematical logic, mathematical modeling, and circuitry disciplines.

Keywords: simulation, reversibility, quant-uting, look up table, logic function, programmable logic device, Field-programmable gate array, billiard-ball computing, Fredkin gate, universal logic module.

Введение

Недалек тот день, когда квант-ютинг (quant-uting – термин автора), т.е. квантовые вычисления [1, 2] будут обычным явлением. В таких вычислениях используются специальные, так называемые обратимые элементы, например элемент Фредкина [3–6]. Элемент Фредкина [3–6] имеет взаимно-однозначное соответствие трех его входов A, B, C (управляющий только C) и трех выходов $F1, F2, F3$, сохраняющее четность (рис. 1).

№	C	B	A	$F1$	$F2$	$F3$
0	0	0	0	0	0	0
1	0	0	1	0	0	1
2	0	1	0	0	1	0
3	0	1	1	0	1	1
4	1	0	0	1	0	0
5	1	0	1	1	1	0
6	1	1	0	1	0	1
7	1	1	1	1	1	1

Входной набор	Выходной набор
0	0
1	1
2	2
3	3
4	4
5	6
6	5
7	7

a

б

Рис. 1. Бинарный элемент Фредкина:
a – биекция «вход-выход»; *б* – условное обозначение

Легко видеть из рис. 1, *a*, что элемент Фредкина реализует следующую систему логических функций:

$$\begin{cases} F_1(CBA) = C; \\ F_2(CBA) = CA \vee \bar{C}B; \\ F_3(CBA) = \bar{C}A \vee CB. \end{cases} \quad (1)$$

Обратимость означает возможность проведения вычислений как по системе (1), так и по системе (2):

$$\begin{cases} C(F_1F_2F_3) = F_1; \\ B(F_1F_2F_3) = F_1F_3 \vee \overline{F_1}F_2; \\ A(F_1F_2F_3) = \overline{F_1}F_3 \vee F_1F_2. \end{cases} \quad (2)$$

Очевидно, что элемент Фредкина (без учета выхода F_1) представляет собой мультиплексор на одну переменную, но с двумя выходами (F_2, F_3) (рис. 2).

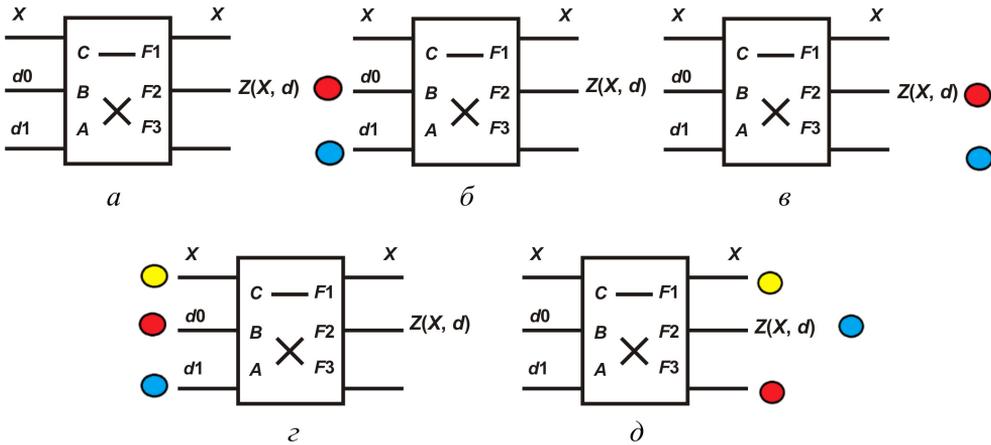


Рис. 2. Элемент Фредкина: *а* – условное обозначение; *б* – исходное положение при $X = 0, d_0 = d_1 = 1$; *в* – результат при $X = 0, d_0 = d_1 = 1$; *г* – исходное положение при $X = 1, d_0 = d_1 = 1$; *д* – результат при $X = 1, d_0 = d_1 = 1$

На рис. 2 кружки означают так называемые шары в «биллиардном» компьютере [7, 8], имеющие смысл квантов энергии, выделенной на производство вычислений. Получаем реализацию выражения реализации любой функции одной переменной (а также вырожденных функций – констант):

$$Z(Xd) = d_1X \vee d_0\overline{X}. \quad (3)$$

Рис. 2 показывает, что элемент Фредкина может работать как слева-направо, так и справа-налево (обратимость). При этом если активирован верхний вход (выход), то два других меняются местами

(swap). «Шары» могут рассматриваться в качестве так называемых Q-битов (кубиты). Но возможна и более простая, битовая интерпретация. Таким образом, элемент Фредкина может рассматриваться как элементарный мультиплексор 2–1. А именно из них строятся так называемые Look up Table (LUT – генераторы логических функций на основе мультиплексоров как универсальных логических модулей) программируемых логических интегральных схем (ПЛИС) типа FPGA (Field-Programmable Gate Array) [9–12]. Автором предложен элемент Фредкина как обратимый дублированный 1-LUT и выполнено соответствующее моделирование (рис. 3).

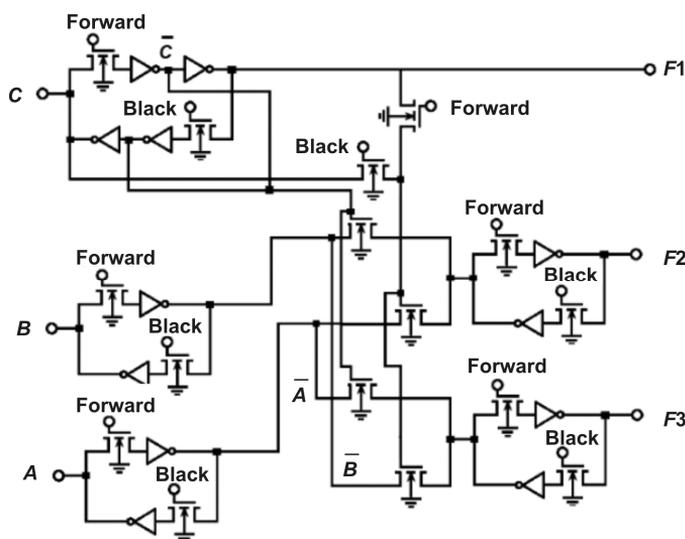


Рис. 3. Моделирование обратимого элемента Фредкина в системе Малтисим [13] (Forward – вход управления направлением передачи сигнала)

Однако для реализации логических функций необходимы элементы большей размерности, поэтому актуально рассмотрение вопросов разработки и моделирования универсальных логических модулей размерностей 2, 3.

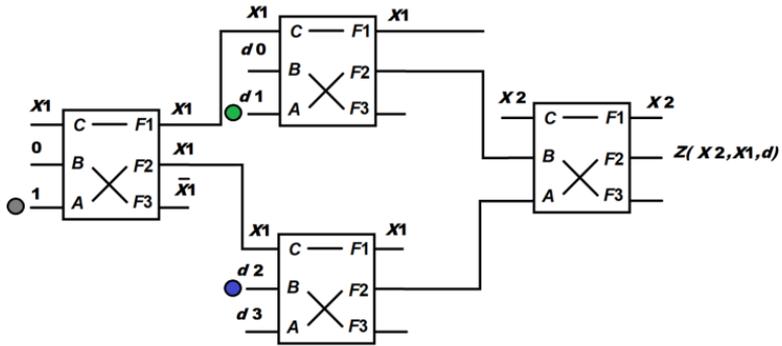
1. Моделирование универсального логического модуля-мультиплексора на две и три переменные

В схемах на основе элементов Фредкина запрещены разветвления. Ввиду этого, в отличие от LUT FPGA, необходимы так называемые повторители. Предлагаемый мультиплексор на две переменные

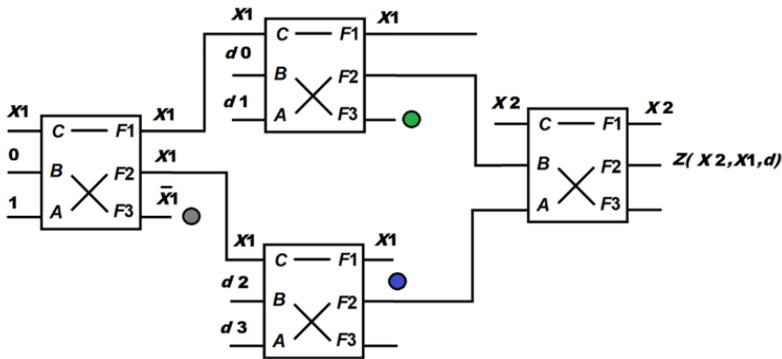
ные, реализующий сумму по модулю 2 двух переменных, представлен на рис. 4.

На рис. 4 $X_2 = X_1 = 0$, $d_0 = d_3 = 0$, $d_1 = d_2 = 1$. Первый слева элемент Фредкина играет роль повторителя X_1 . Рис. 4 показывает исходное положение перед вычислениями. На нулевом наборе ($X_2 = X_1 = 0$) получаем 0. На первом шаге (см. рис. 4, б) срабатывает первый элемент-повторитель. Поскольку на его управляющем входе нет шара, шар-константа появляется на третьем выходе и далее не используется (это так называемый мусорный выход). На рис. 4, б сразу указан и второй шаг, когда срабатывают два «настроечных» элемента (второй и третий), и, поскольку у них тоже не активированы управляющие входы (первые входы, входы C), шары настройки на заданную функцию переносятся на соответствующие им выходы. Следует отметить, что выходом является $Z(X_2, X_1, d)$, второй выход последнего элемента Фредкина не используется, так же как и второй выход остальных элементов. Такие выходы называют «мусорными», без них в обратимой логике никак не обойтись, но при синтезе схем стремятся к их минимизации. Продолжим моделирование: на наборе ($X_2 = 1$, $X_1 = 0$) получаем 1 (рис. 5).

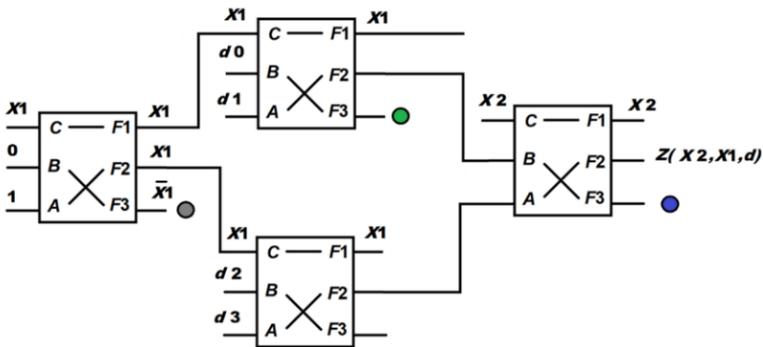
Исходное положение, изображенное на рис. 5, а отличается от изображения на рис. 4, а наличием шара на входе X_2 (последний элемент). На первом шаге (см. рис. 5, б) срабатывает первый элемент-повторитель. Поскольку на его управляющем входе нет шара, шар-константа появляется на третьем выходе и далее не используется (мусорный выход). Далее, на втором шаге, срабатывают два «настроечных» элемента и, поскольку у них тоже не активированы управляющие входы (первые входы, входы C), шары настройки на заданную функцию переносятся на соответствующие им выходы. На рис. 5, б также показано выполнение сразу первого и второго шагов. На третьем шаге (см. рис. 5, в) срабатывает последний элемент, но, поскольку его управляющий вход активирован шаром X_2 , шар настройки d_2 появляется на выходе $Z(X_2, X_1, d)$. Действительно, на этом наборе сумма по модулю 2 равна единице. Рассмотрим обратные вычисления для исходного состояния, изображенного на рис. 5, в (рис. 6).



a



б



в

Рис. 4. Мультиплексор на две переменные на базе элемента Фредкина, реализующий сумму по модулю 2 при $X_2 = X_1 = 0$: а – исходное положение; б – первый и второй шаги; в – третий шаг

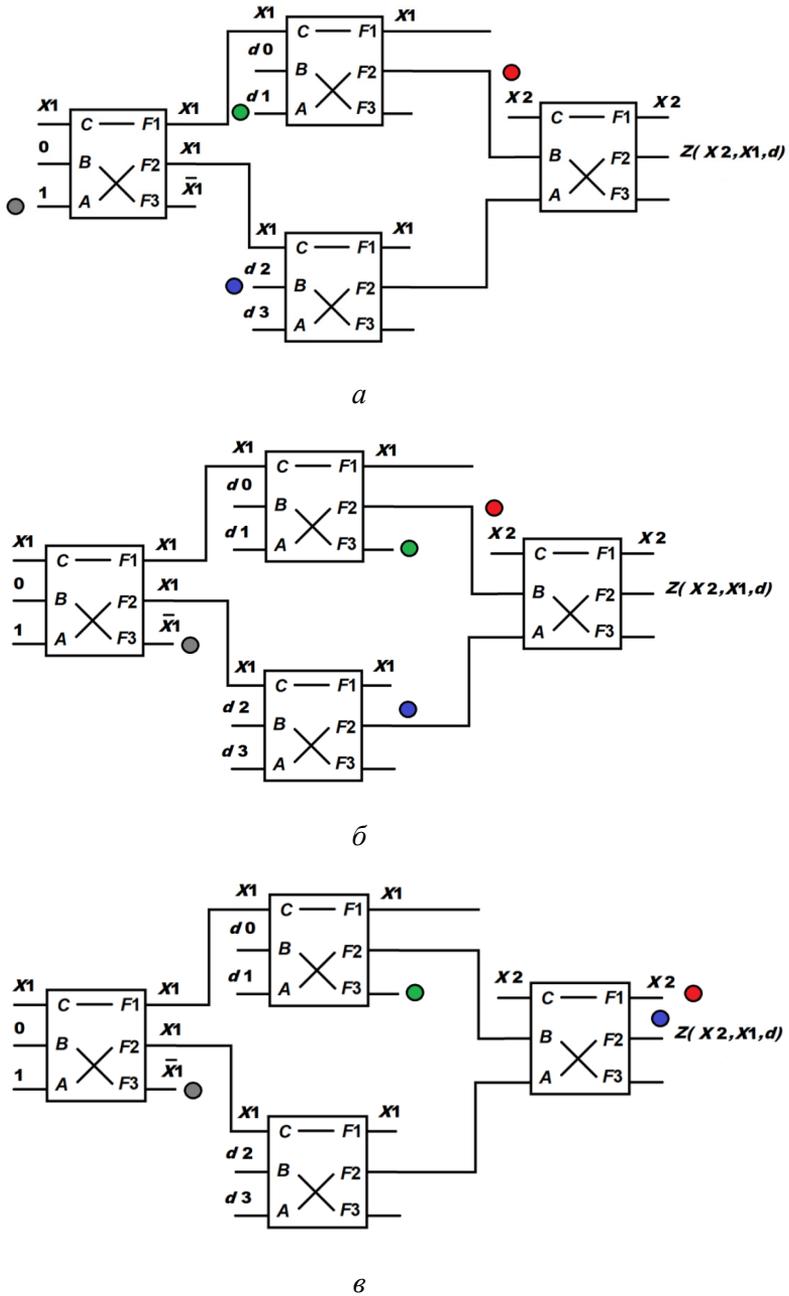
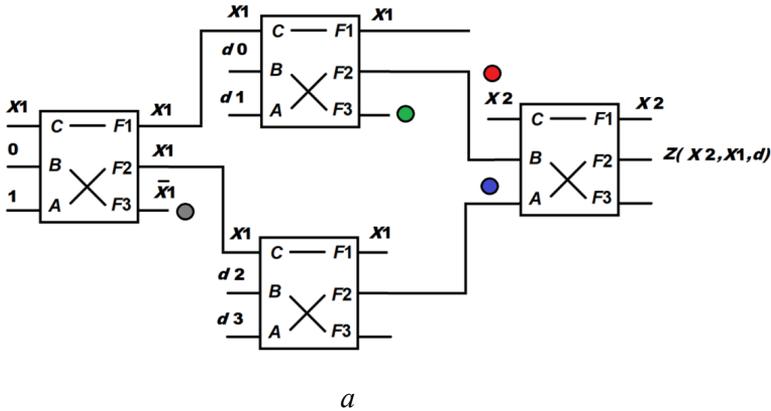
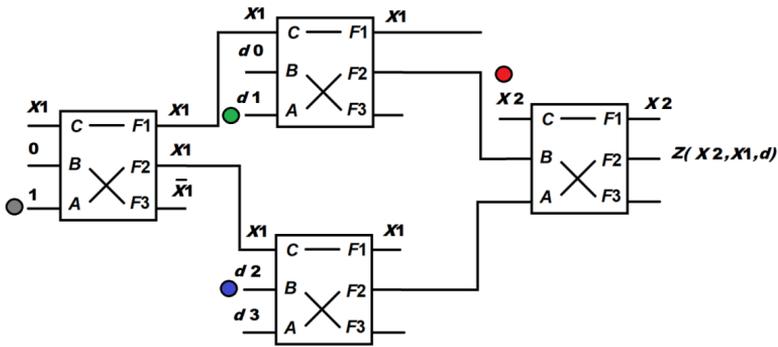


Рис. 5. Мультиплексор на две переменные на базе элемента Фредкина, реализующий сумму по модулю 2 при $X_2 = 1; X_1 = 0$:
a – исходное положение; *б* – первый и второй шаги; *в* – третий шаг

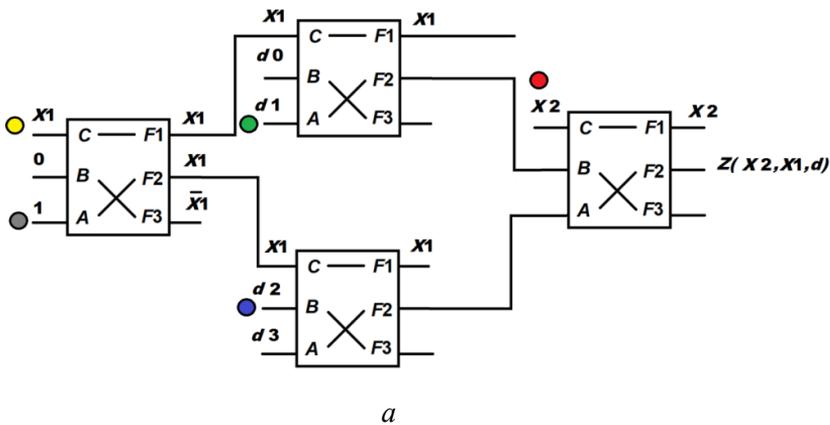


a



б

Рис. 6. Обратные вычисления с исходного, изображенного на рис. 5, *в*:
a – первый шаг обратных вычислений; *б* – второй шаг обратных вычислений



a

Рис. 7. Мультиплексор на две переменные на базе элемента Фредкина, реализующий сумму по модулю 2 при $X_2 = 1$; $X_1 = 1$:

a – исходное положение

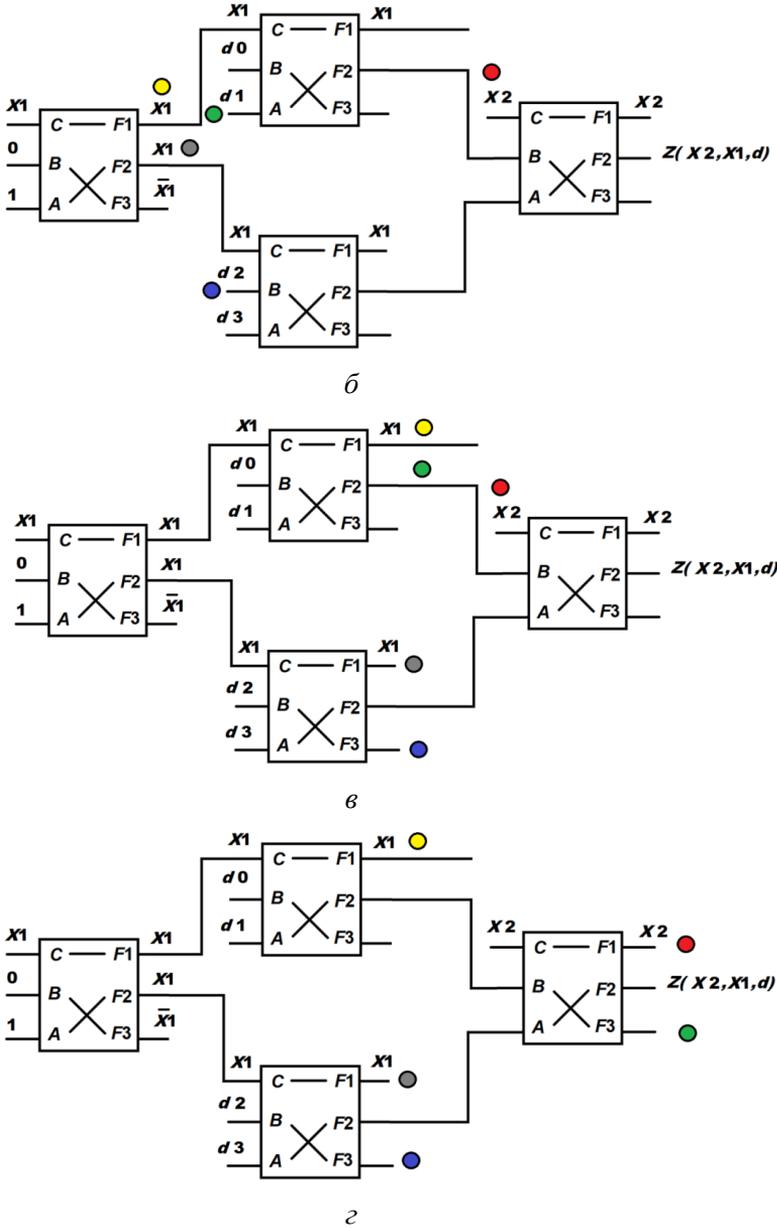


Рис. 7. Окончание: б – первый шаг; в – второй шаг; z – третий шаг

Видим, что за два шага «биллиардных» вычислений система вернулась в исходное положение (см. рис. 5, а). Моделирование на наборе ($X_2 = X_1 = 1$) демонстрирует рис. 7.

Рассмотрим обратные вычисления для исходного состояния, изображенного на рис. 7, z (рис. 8).

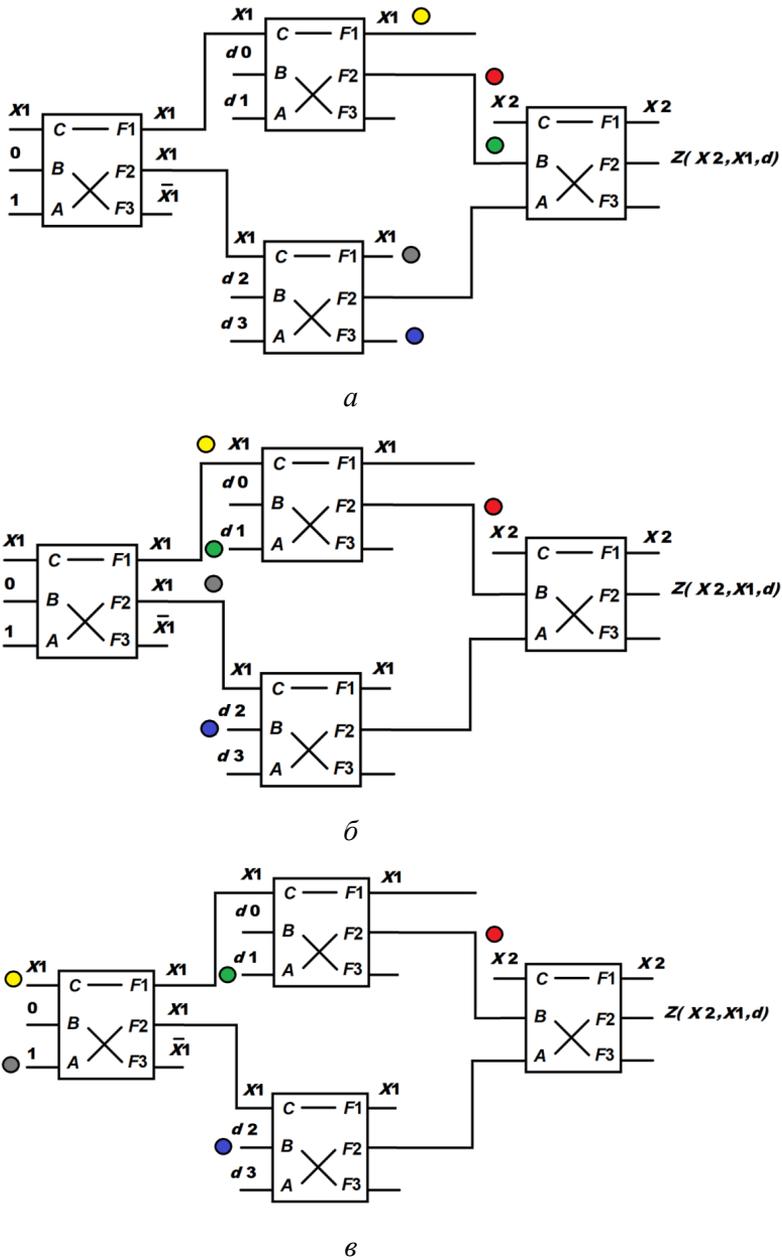


Рис. 8. Обратные вычисления с исходного, изображенного на рис. 7, *г*:
a – первый шаг обратных вычислений; *b* – второй шаг обратных вычислений; *v* – третий шаг обратных вычислений

Видим, что система вернулась в исходное положение (см. рис. 7, а). Аналогично можно проверить правильность вычислений на наборе $(X_2 = 0, X_1 = 1)$. Таким образом, получили реализацию выражения

$$Z(X_2 X_1 d) = d_0 \overline{X_2} \overline{X_1} \vee d_1 \overline{X_2} X_1 \vee d_2 X_2 \overline{X_1} \vee d_3 X_2 X_1. \quad (4)$$

Разработанный универсальный логический модуль-мультиплексор на три переменные изображен на рис. 9.

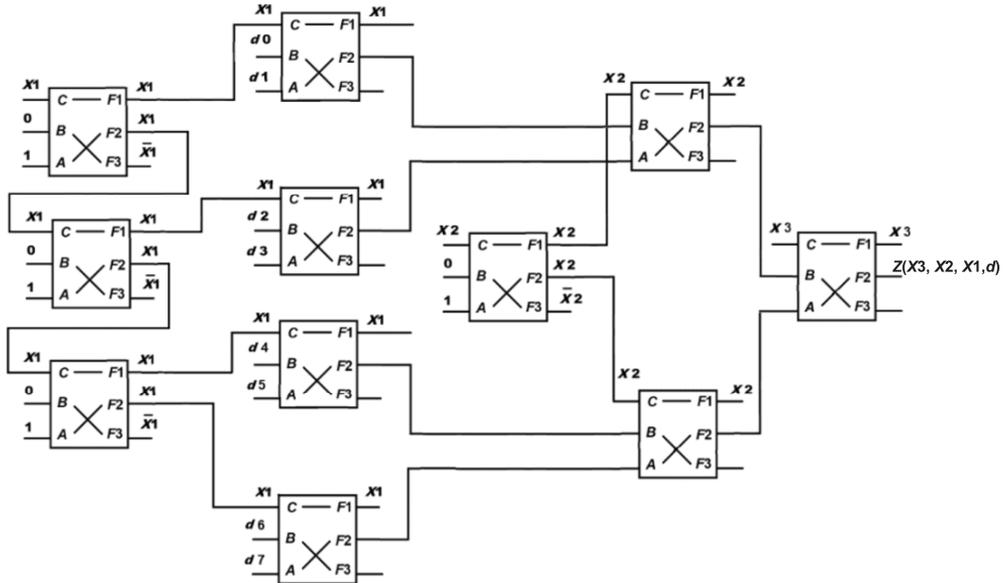


Рис. 9. Предлагаемый универсальный логический модуль-мультиплексор на три переменные

Такой универсальный модуль обладает обратимостью и может в зависимости от настройки $d0-d7$ реализовать любую логическую функцию трех переменных:

$$Z(X_3 X_2 X_1 d) = d_0 \overline{X_3} \overline{X_2} \overline{X_1} \vee d_1 \overline{X_3} \overline{X_2} X_1 \vee d_2 \overline{X_3} X_2 \overline{X_1} \vee d_3 \overline{X_3} X_2 X_1 \vee d_4 X_3 \overline{X_2} \overline{X_1} \vee d_5 X_3 \overline{X_2} X_1 \vee d_6 X_3 X_2 \overline{X_1} \vee d_7 X_3 X_2 X_1. \quad (5)$$

2. Моделирование универсального логического модуля-дешифратора на основе элементов Фредкина

Очевидно, что элемент Фредкина при обратном вычислении (справа-налево) выполняет роль универсального логического модуля на одну переменную. Действительно, из выражения (2) можно получить систему, описывающую дешифрацию:

$$\begin{cases} C(Xd _) = X; \\ z_0(Xd _) = \bar{X}d; \\ z_1(Xd _) = Xd, \end{cases} \quad (6)$$

где X – дешифрируемое значение; d – данные.

В выражении (3) лишние члены, возникающие вследствие несущественности $F3$ удалены, т.е. при $X = 0$ шар d появляется на выходе z_0 , иначе – на выходе z_1 (рис. 10).

Используя такой подход, получим дешифратор на две переменные (рис. 11).

Пример: вычисление на наборе ($X2 = X1 = 0$) (рис. 12).

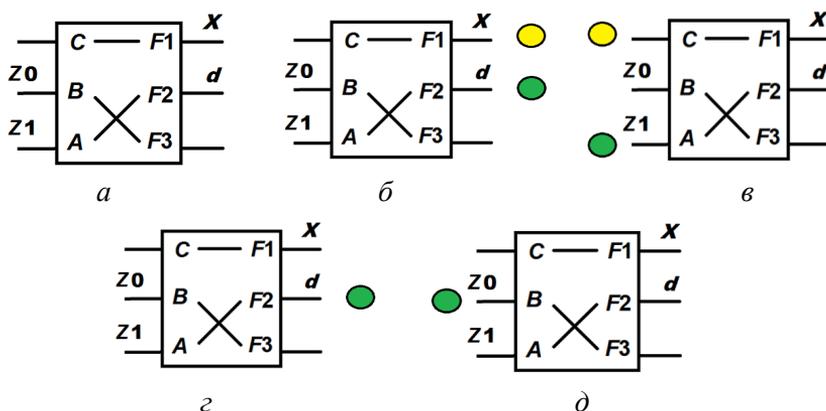


Рис. 10. Дешифрация одного разряда на основе элемента Фредкина: a – условное обозначение; b – исходное при $X = 1, d = 1$; c – результат при $X = 1, d = 1$; d – исходное при $X = 0, d = 1$; e – результат при $X = 0, d = 1$

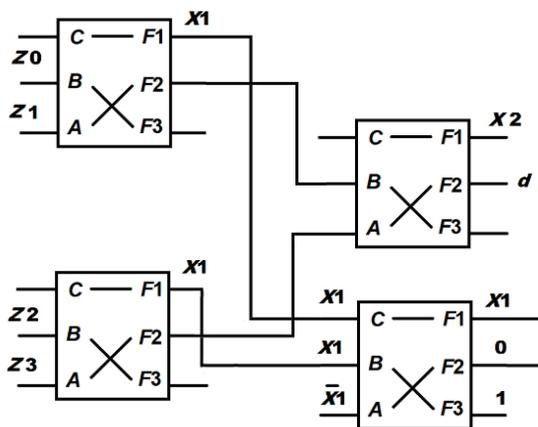
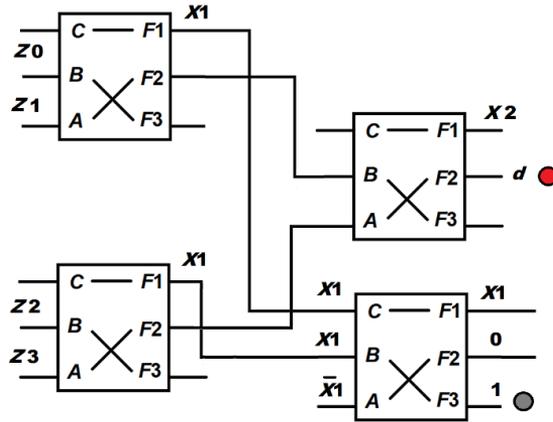
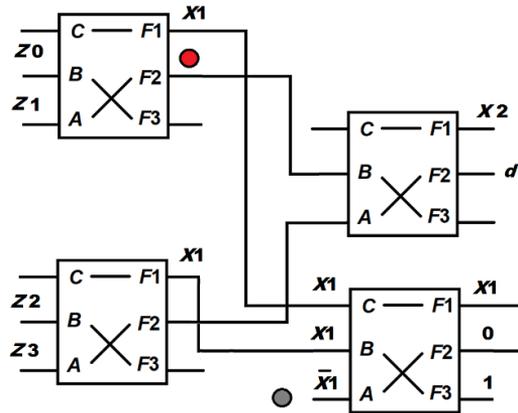


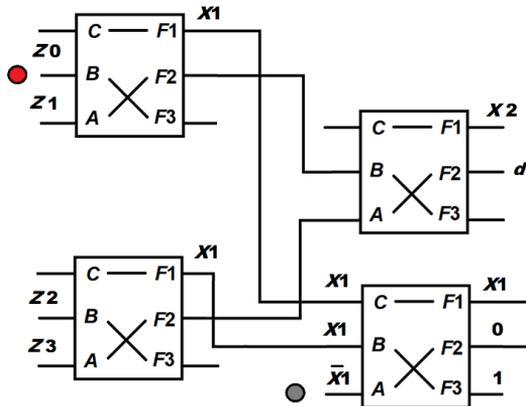
Рис. 11. Дешифратор на две переменные



a



б



в

Рис. 12. Дешифратор на две переменные, дешифрация набора ($X_2 = X_1 = 0$):
a – первый шаг; *б* – второй шаг; *в* – третий шаг

Набор $(X_2 = X_1 = 0)$ дешифрован, шар появляется на выходе z_0 . Аналогично можно выполнить моделирование на других наборах и обратные вычисления. Таким образом, получаем реализацию системы

$$\begin{cases} z_0(X_2 X_1 d) = \overline{X_2 X_1} d; \\ z_1(X_2 X_1 d) = \overline{X_2} X_1 d; \\ z_1(X_2 X_1 d) = X_2 \overline{X_1} d; \\ z_1(X_2 X_1 d) = X_2 X_1 d. \end{cases} \quad (7)$$

Объединяя по ИЛИ конstituенты выражения (7) с помощью соответствующей настройки элементов Фредкина (на дизъюнкцию, например, $F_3(C1A) = \overline{C}A \vee C1 = A \vee C$), можно получить реализацию не одной функции, а системы логических функций двух переменных. Аналогично строятся универсальные логические модули на большее число переменных.

Выводы

Таким образом, выполнено «бильярдное» моделирование предложенных универсальных логических модулей на основе обратимых элементов – элементов Фредкина. Моделирование подтвердило работоспособность предложенных моделей, которые могут быть использованы в обратимых ПЛИС. Кроме того, рассмотренные модели могут быть использованы в качестве примеров на практических занятиях по дисциплинам «Дискретная математика», «Математическая логика», «Схемотехника». Предметом дальнейшего исследования могут быть вопросы синхронизации «бильярдных» вычислений и моделирование при использовании кубитовых «шаров» вместо бинарных. В этом плане особый интерес представляет использование самосинхронного подхода [14, 15], развиваемого Институтом проблем информатики Российской академии наук Федерального исследовательского центра «Информатика и управление» Российской академии наук, с которым автор поддерживает творческие связи уже более 25 лет.

Список литературы

1. Ismaeel Salman Abu Aballi. Quantum computing. – URL: https://www.researchgate.net/publication/338828306_Quantum_computing (accessed 12 March 2020).
2. Чивилихин С.А. Квантовая информатика: учеб. пособие / СПбГУИТМО. – СПб., 2009. – 80 с.
3. Quantum Gates. – URL: <https://www.sciencedirect.com/topics/engineering/quantum-gate> (accessed 07 December 2019).
4. A quantum Fredkin gate / R.B. Patel, J. Ho, F. Ferreyrol, T.C. Ralph, G.J. Pryde // *Science Advances*. – 2016. – Vol. 2, no. 3. – Art. e1501531. DOI: 10.1126/sciadv.1501531
5. Fredkin E., Toffoli T. Conservative logic // *International Journal of Theoretical Physics*. – 1982. – Vol. 21, no. 3/4. – P. 219–253.
6. Гуров С.И., Жуков А.Е. Обратимые вычисления: элементы теории и примеры применения // XXX Крымская Осенняя матем. шк.-симп. по спектральным и эволюционным задачам: материалы междунар. конф. (КРОМШ-2019), г. Симферополь, 17–29 сентября 2019 г. – Симферополь: Полипринт Симферополь, 2019. – С. 293–295.
7. Hosseini H., Dueck G.W. Toffoli gate implementation using the billiard ball model // 40th IEEE Int. Symp. on Multiple-Valued Logic, Barcelona, Spain, 26–28 May 2010. – Barcelona, Spain, 2010. – P. 173–178. DOI: 10.1109/ISMVL.2010.40
8. Frank M.P. Asynchronous ballistic reversible computing // 2017 IEEE Int. Conf. on Rebooting Computing (ICRC), Washington, DC, USA, 8–9 Nov. 2017. – USA, 2017. DOI: 10.1109/ICRC.2017.8123659
9. Строгонов А., Цыбин С. Программируемая коммутация ПЛИС: взгляд изнутри // *Компоненты и технологии*. – 2010. – № 11. – С. 56–62.
10. Тюрин С.Ф., Чудинов М.А. FPGA LUT с двумя выходами декомпозиции по Шеннону // *Вестник Пермского национального исследовательского политехнического университета. Электротехника, информационные технологии, системы управления*. – 2019. – № 29. – С. 136–147.
11. Improving of a circuit checkability and trustworthiness of data processing results in LUT-based FPGA components of safety-related systems / O. Drozd, M. Drozd, O. Martynyuk, M. Kuznietsov // *Proceed. of the 13th Int. Conf. on ICT in Educ., Res. and Indust. Appl. Integration, Harmonization and Knowledge Transfer*, Kyiv, Ukraine, 15–18 May 2017. – Kyiv, 2017. – P. 654–661 (CEUR Workshop Proceedings, Vol. 1844). – URL: <http://ceur-ws.org/Vol-1844/10000654.pdf> (accessed 26 March 2020).
12. Tyurin S.F. LUT's Sliding Backup // *IEEE Transactions on Device and Materials Reliability*. – 2019. – Vol. 19, iss. 1. – P. 221–225. DOI: 10.1109/TDMR.2019.2898724

13. Сайт разработчика National Instruments. – URL: <http://www.ni.com/multisim/> (дата обращения: 21.02.2020).

14. Speed-independent floating point coprocessor / Y.A. Stepchenkov, V.N. Zakharov, Y.V. Rogdestvenski [et al.] // Proceed. of IEEE East-West Design & Test Symposium (EWDTS'2015), Batumi, Georgia, 26–29 September 2015. – Batumi, Georgia: IEEE, 2015. – P. 111–114. DOI: 10.1109/EWDTS.2015.7493110

15. Automating the design of asynchronous logic control for AMS electronics / D. Sokolov, V. Khomenko, A. Mokhov [et al.] // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. – 2020. – Vol. 39, iss. 5. – P. 952–965. DOI: 10.1109/TCAD.2019.2907905

References

1. Ismaeel Salman Abu Aballi. Quantum computing. Access mode: https://www.researchgate.net/publication/338828306_Quantum_computing (accessed 03 November 2020).

2. Chivilikhin. S.A. Kvantovaia informatika [Quantum computer science]. Saint Petersburg, ITMO University, 80 p.

3. Quantum Gates. – Access mode: <https://www.sciencedirect.com/topics/engineering/quantum-gate>. (accessed 07 December 2019).

4. Patel R.B., Ho J., Ferreyrol F., Ralph T.C., Pryde G.J. A quantum Fredkin gate. *Science Advances*, 2016, vol. 2, no. 3, Art. e1501531. DOI: 10.1126/sciadv.1501531

5. Fredkin E. and Toffoli T. Conservative logic. *International Journal of Theoretical Physics*, 1982, vol. 21, iss. 3/4, pp. 219-253.

6. Gurov S.I., Zhukov A.E. Obratimye vychisleniia: elementy teorii i primery primeneniia [Reversible computing: elements of a theory and application examples]. XXX Krymskaia Osenniaia Matematicheskaia Shkola-simpozium po spektral'nym i evoliutsionnym zadacham: sbornik materialov mezhdunarodnoi konferentsii KROMSh 2019, 17–29 September 2019. Simferopol, Poliprint, 2019, pp. 293-295.

7. Hosseini H., Dueck G.W. Toffoli Gate Implementation Using the Billiard Ball Model. *40th IEEE International Symposium on Multiple-Valued Logic*. 26-28 May 2010. Barcelona, Spain. 2010, pp. 173-178. DOI: 10.1109/ISMVL.2010.40

8. Frank M.P. Asynchronous ballistic reversible computing. *2017 IEEE International Conference on Rebooting Computing (ICRC)*. 8-9 November 2017. Washington, DC, USA. DOI: 10.1109/ICRC.2017.8123659.

9. Strogonov A., Tsybin S. Programmiruemaia kommutatsiia PLIS: vzgliad iznutri [Programmable FPGA switching: an inside look]. *Component & Technologies*, 2010, no. 11, pp. 56-62.

10. Tiurin S.F., Chudinov M.A. FPGA LUT s dvumia vykhodami dekompozitsii po Shennonu [FPGA LUT with two Shannon decomposition outputs]. *Bul-*

letin of Perm National Research Polytechnic University. *Electrical engineering, information technology, control systems*. 2019, no. 29, pp. 136-147.

11. Drozd O., Drozd M., Martynyuk O., Kuznietsov M. Improving of a Circuit Checkability and Trustworthiness of Data Processing Results in LUT-based FPGA Components of Safety-Related Systems. CEUR Workshop Proceedings, 2017, vol. 1844, pp. 654–661, available at: <http://ceur-ws.org/Vol-1844/10000654.pdf> (Accessed 26 March 2020).

12. Tyurin S. F. LUT's Sliding Backup. *IEEE transactions on device and materials reliability*, 2019, vol. 19, iss. 1 pp: 221–225. DOI: 10.1109/TDMR.2019.2898724

13. National Instruments Developer Website. Access mode: <http://www.ni.com/multisim/> (accessed 21 February 2020).

14. Stepchenkov Y.A., Zakharov V.N., Rogdestvenski Y.V., Diachenko Y.G., Morozov N.V., Stepchenkov D.Y. Speed-independent floating point coprocessor. Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2015), 26–29 September 2015, Batumi, Georgia, IEEE, 2015, pp. 111–114. DOI 10.1109/EWDTS.2015.7493110

15. Sokolov D., Khomenko V., Mokhov A., Dubikhin V., Lloyd D., Yakovlev A. Automating the Design of Asynchronous Logic Control for AMS Electronics. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2020, vol.39, iss. 5, pp. 952–965. DOI: 10.1109/TCAD.2019.2907905

Получено 26.03.2020

Принято 24.04.2020

Сведения об авторе

Тюрин Сергей Феофентович (Пермь, Россия) – доктор технических наук, профессор, заслуженный изобретатель РФ, профессор кафедры «Автоматика и телемеханика», Пермский национальный исследовательский политехнический университет (614990, Пермь, Комсомольский пр., 29, e-mail: tyurinsergfeo@yandex.ru); профессор кафедры «Математическое обеспечение вычислительных систем», Пермский государственный национальный исследовательский университет (614990, Пермь, ул. Букирева, 15).

About the author

Sergey F. Tiurin (Perm, Russian Federation) – Dr. Habil. in Engineering, Professor, Honored Inventor of the Russian Federation, Professor, Department of Automation and Telemechanic, Perm National Research Polytechnic University (614990, Perm, Komsomolsky av., 29, e-mail: tyurinsergfeo@yandex.ru); Department of Software Computing Systems, Perm State University (614990, Perm, Bukireva st., 15).

Библиографическое описание статьи согласно ГОСТ Р 7.0.100–2018:

Тюрин, С.Ф. «Бильярдное» моделирование универсальных логических модулей на основе элемента Фредкина для квант-ютинга / С. Ф. Тюрин. – DOI 10.15593/2499-9873/2020.2.04. – Текст : непосредственный // Прикладная математика и вопросы управления = Applied Mathematics and Control Sciences. – 2020. – № 2. – С. 55–72.

Цитирование статьи в изданиях РИНЦ:

Тюрин С.Ф. «Бильярдное» моделирование универсальных логических модулей на основе элемента Фредкина для квант-ютинга // Прикладная математика и вопросы управления. – 2020. – № 2. – С. 55–72. DOI: 10.15593/2499-9873/2020.2.04

Цитирование статьи в references и международных изданиях:

Cite this article as:

Tiurin S.F. A “Billiards” simulation of an universal logic modules based on the Fredkin gates for the quant-uting. *Applied Mathematics and Control Sciences*, 2020, no. 2, pp. 55–72. DOI: 10.15593/2499-9873/2020.2.04 (*in Russian*)