

УДК 681.32

DOI: 10.15593/2224-9397/2021.1.05

**С.Ф. Тюрин<sup>1,2</sup>, М.С. Никитин<sup>1,3</sup>, К.А. Никитина<sup>1,3</sup>**

<sup>1</sup>Пермский национальный исследовательский политехнический университет,  
Пермь, Россия

<sup>2</sup>Пермский государственный национальный исследовательский университет,  
Пермь, Россия

<sup>3</sup>ПАО «Пермская научно-производственная приборостроительная компания»,  
Пермь, Россия

## ДЕРЕВО КОНТРОЛЯ ЭЛЕМЕНТА ФРЕДКИНА

В последнее время активизировались исследования в области так называемых обратимых вычислений, особенно в связи с разработкой квантовых компьютеров и развитием энерго-сберегающих подходов в электронике. Здесь имеются два основных направления. В рамках «биллиардного» компьютеринга на вычисления выделяется определенное количество квантов энергии («биллиардных» шаров), которые перемещаются по определенным правилам со входа схемы ее на выход, не «размножаясь» и не «исчезая». Правила определяются специальными элементами, например элементами Фредкина. «Шары», «выкаченные» на выход, могут быть возвращены обратно по тем же правилам, в этом и заключается обратимость вычислений. Имеется достаточно много публикаций, посвященных этим подходам, однако вопросы диагностики таких схем в полной мере не рассмотрены. **Цели исследования:** разработка контрольных тестов бинарного элемента Фредкина и построение соответствующего дерева контроля. **Методы:** анализ таблиц функций отказов заданного элемента, построение оптимального, по числу подаваемых на элемент наборов, теста, нахождение булевых производных логических функций, описывающих элемент. **Результаты:** построены таблица функций отказов элемента Фредкина, оптимальный тестовый набор из четырех входных наборов, дерево контроля. Полученные тестовые наборы и дерево контроля могут быть использованы при диагностировании бинарных обратимых схем. **Практическая значимость:** выполненные вычисления, в том числе полученные булевы производные, могут быть использованы в диагностическом обеспечении квантовых компьютеров, а также в качестве примеров на практических занятиях по дисциплинам «Схемотехника», «Исследование операций».

**Ключевые слова:** биллиардный компьютер, элемент Фредкина, дерево контроля.

S.F. Tyurin<sup>1,2</sup>, M. S. Nikitin<sup>1,3</sup>, K. A. Nikitina<sup>1,3</sup>

<sup>1</sup>Perm National Research Polytechnic University, Perm, Russian Federation

<sup>2</sup>Perm State University, Perm, Russian Federation

<sup>3</sup>PJSC «Perm Scientific-Industrial Instrument Making Company», Russian Federation

## CHECKING TREE OF A FREDKIN GATE

Recently, research has intensified in the field of so-called reversible computing, especially in connection with the development of quantum computers and the development of energy-saving approaches in electronics. There are two main directions here. Within the framework of "billiard" computing, a certain number of energy quanta ("billiard" balls) are allocated for calculations, which move according to certain rules from the input of the circuit to the output, without "multiplying" or "disappearing". The rules are determined by special elements, for example, Fredkin's elements. "Balls" "pumped out" to the exit can be returned back according to the same rules, and this is the reversibility of calculations. There are a lot of publications devoted to these approaches, however, the issues of diagnostics of such schemes have not been fully considered. **Purpose** of the study: development of checking tests for the Fredkin binary element and construction of the corresponding checking tree. **Methods**: analysis of tables of failure functions of a given element, construction of an optimal test, according to the number of sets fed to an element, finding Boolean derivatives of logical functions that describe an element. **Results**: A table of functions of Fredkin's element failures was built, an optimal test set of four binary vectors, a control tree was built. The obtained test sets and the checking tree can be used to diagnose binary reversible circuits. **Practical significance**: The performed calculations, including the obtained Boolean derivatives, can be used in diagnostic support of quantum computers, as well as examples in practical classes in the disciplines "Circuitry", "Operations Research".

**Keywords**: Billiard-Ball Computing, Fredkin Gate, Checking Tree.

## Введение

«Квант-ютинг» (Quant-uting, термин автора), т.е. квантовые вычисления активно развиваются [1–2]. Особенные надежды исследователей возлагаются на криптографические применения [3], однако и эффективное решение многих «переборных» задач не остаётся в стороне и ждёт своего воплощения в Q-битах и Q-байтах, что может смягчить так называемое «проклятие размерности». Идет негласное соревнование «у кого больше кубитов», речь даже идет и о квантовом превосходстве и не много-не мало чуть ли не о квантовой холодной войне [4]! В этой области новое дыхание получили так называемые клеточные автоматы (QCA-Quantum-dot cellular automata) [5]. По всей видимости, на наших глазах начинается новая технологическая революция, соединяющая наноэлектронику и квантовую механику. Но пока этого не произошло, весьма актуальны исследования в области так называемых обратимых вычислений [6], основанных на соответствующих элементах, которые и предполагается использовать в квантовых компьютерах, но в бинарном исполнении. Обратимость означает возможность

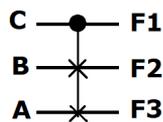
по результатам вычислений однозначно восстановить исходное положение и исходные данные, что обеспечивает новый уровень контролепригодности и надёжности. С другой стороны, это позволяет получить новый уровень энергоэффективности, когда выделенная для вычислений энергия может быть возвращена ее источнику (так называемая адиабатическая логика) [7, 8]. Предложенные логические обратимые элементы [9–13] являются, по существу, элементарными обратимыми квантовыми автоматами. Наиболее интересным и функциональным представляется так называемый элемент Фредкина [12], предложенный в начале 80-х гг. XX в. Элемент Фредкина [12], имеет биективное соответствие трех его входов А,В,С (управляющий вход С) и трех выходов F1, F2, F3, сохраняющее четность:

А, В, С могут быть входами соответствующих кубитов (так же, как и выходы F1, F2, F3), но мы ограничимся их бинарной интерпретацией. В соответствии с рис. 1, а элемент Фредкина реализует следующую систему логических функций [11, 12]:

$$\begin{cases} F_1 = C; \\ F_2 = CA \vee \bar{C}B; \\ F_3 = \bar{C}A \vee CB. \end{cases} \quad (1)$$

№	С	В	А	F1	F2	F3
0	0	0	0	0	0	0
1	0	0	1	0	0	1
2	0	1	0	0	1	0
3	0	1	1	0	1	1
4	1	0	0	1	0	0
5	1	0	1	1	1	0
6	1	1	0	1	0	1
7	1	1	1	1	1	1

а



б

Рис. 1. Бинарный элемент Фредкина: а – взаимно-однозначное соответствие «вход–выход»; б – условное обозначение

В соответствии с моделью так называемого «бильярдного» компьютера [12] на входы поступают «бильярдные» шары, символизирующие кубиты или просто биты. Процесс вычислений сводится к «перекатыванию» этих «квантов» энергии со входов на выходы.

Причем, если есть «шар» на входе С, то шары со входов В и А катятся «крест-накрест». Если шара на входе С нет, то они катятся «прямо» (рис. 2).

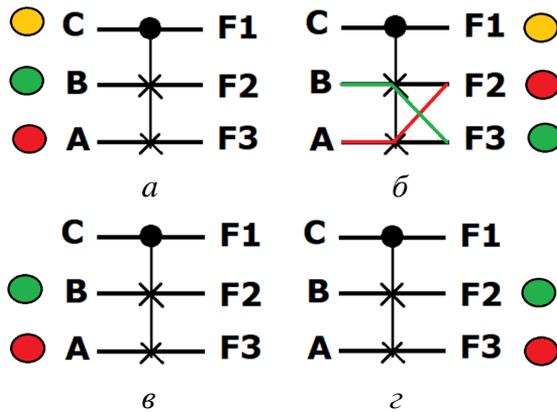


Рис. 2. Функционирование элемента Фредкина: а – исходное положение 1; б – смена мест 1 (swap); в – исходное положение 2; г – параллельное движение

Предложены транзисторные реализации элемента Фредкина, в том числе в ПЛИС [14, 15], кроме того, разработаны соответствующие обратимые элементы памяти [16]. Активно разрабатываются методы синтеза таких схем [17]. Однако в элементе могут возникнуть неисправности [18–19]. Тогда система функций (1) изменится. Как таковое тестирование элемента Фредкина в доступных автору работах найдено не было. В работах [14, 20] рассматриваются вопросы надёжности таких схем с точки зрения контролепригодности, однако тестирование самого элемента Фредкина не приведено.

В работе [21] рассматриваются сбоеустойчивые обратимые схемы, но сам процесс тестирования отдельного элемента не приведен. В то же время для тестирования обратимых схем необходимо иметь представление о тестировании каждого отдельного элемента и выявить соответствующие закономерности. Для этого целесообразно получить так называемый контрольный тест элемента Фредкина [19, 22], дающий ответ на вопрос, работоспособно ли это устройство или нет.

### Получение булевых производных логических функций элемента Фредкина

Построим оптимальный тест и дерево контроля такого элемента. Применяются диагностический анализ [19, 22] работы бинарного элемента Фредкина в условиях заданной модели однократных констант-

ных отказов и математический аппарат булевых производных. Для этого необходимо для выбранной модели отказов (неисправностей) получить дефектные функции и построить таблицу функций отказов. Далее требуется получить оптимальное покрытие этой таблицы (оптимальное, т.е. кратчайшее покрытие всех неисправностей тестовыми наборами) и построить дерево контроля, один из листов которого содержит состояние без наличия неисправностей. Последовательная подача таких наборов позволяет выявить техническое состояние элемента.

Получим функции, реализуемые при однократных константных отказах входов [19, 22]:

$$\left\{ \begin{array}{l} F^{C^1}_1 = 1; F^{C^0}_1 = 0; F^{B^1}_1 = C, \\ F^{B^0}_1 = C; F^{A^1}_1 = C; F^{A^0}_1 = C, \\ F^{C^1}_2 = A; F^{C^0}_2 = B; F^{B^1}_2 = \overline{C} \vee A, \\ F^{B^0}_2 = CA; F^{A^1}_2 = C \vee B; F^{A^0}_2 = \overline{CB}, \\ F_3 = F^{C^1}_3 = B; F^{C^0}_3 = A; F^{B^1}_3 = C \vee A, \\ F^{B^0}_3 = \overline{CA}; F^{A^1}_3 = \overline{C} \vee B; F^{A^0}_3 = CB. \end{array} \right. \quad (2)$$

Получим булевы производные первого порядка [22].

$$\left\{ \begin{array}{l} \frac{dF_1}{dC} = 1; \frac{dF_1}{dB} = 0; \frac{dF_1}{dA} = 0, \\ \frac{dF_2}{dC} = B \oplus A; \frac{dF_2}{dB} = (CA) \oplus (A \vee \overline{C}) = (\overline{CA})(A \vee \overline{C}) \vee (CA)(\overline{A \vee \overline{C}}) = \\ = (\overline{C} \vee \overline{A})(A \vee \overline{C}) \vee (CA)(\overline{AC}) = \overline{C}, \\ \frac{dF_2}{dA} = (\overline{CB}) \oplus (C \vee B) = (\overline{CB})(C \vee B) \vee (\overline{CB})(\overline{C \vee B}) = \\ = (C \vee \overline{B})(C \vee B) \vee (\overline{CB})(\overline{CB}) = C, \\ \frac{dF_3}{dC} = B \oplus A; \frac{dF_3}{dB} = (A \vee C) \oplus (\overline{CA}) = (\overline{A \vee C})(\overline{CA}) \vee (A \vee C)(\overline{\overline{CA}}) = C, \\ \frac{dF_3}{dA} = (\overline{C} \vee B) \oplus (CB) = (\overline{C} \vee B)(CB) \vee (\overline{C} \vee B)(\overline{CB}) = \overline{C}. \end{array} \right. \quad (3)$$

Полученные производные позволяют определить тестовые наборы.

Используя (2)–(3), получим таблицу функций отказов элемента Фредкина (табл. 1), используя [22].

Таблица 1

Таблица функций отказов элемента Фредкина

№	Входы			Выходы при отсутствии отказов (состояние S0)			Отказы входа С						Отказы входа В						
							F1(C <sup>1</sup> )	F1(C <sup>0</sup> )	F2(C <sup>1</sup> )	F2(C <sup>0</sup> )	F3(C <sup>1</sup> )	F3(C <sup>0</sup> )	F1(B <sup>1</sup> )	F1(B <sup>0</sup> )	F2(B <sup>1</sup> )	F2(B <sup>0</sup> )	F3(B <sup>1</sup> )	F3(B <sup>0</sup> )	
0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0
1	0	0	1	0	0	1	1	0	1	0	0	1	0	0	1	0	1	0	1
2	0	1	0	0	1	0	1	0	0	1	1	0	0	0	1	0	0	0	0
3	0	1	1	0	1	1	1	0	1	1	1	1	0	0	1	0	1	1	1
4	1	0	0	1	0	0	1	0	0	0	0	0	1	1	0	0	0	1	0
5	1	0	1	1	1	0	1	0	1	0	0	1	1	1	1	1	1	1	0
6	1	1	0	1	0	1	1	0	0	1	1	0	1	1	0	0	0	1	0
7	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	0

Продолжение табл. 1

№	Входы			Выходы при отсутствии отказов (состояние S0)			Отказы входа А						Покрытие	
							F1(A <sup>1</sup> )	F1(A <sup>0</sup> )	F2(A <sup>1</sup> )	F2(A <sup>0</sup> )	F3(A <sup>1</sup> )	F3(A <sup>0</sup> )		
0	0	0	0	0	0	0	0	0	0	0	0	1	0	
1	0	0	1	0	0	1	0	0	0	0	0	1	0	*
2	0	1	0	0	1	0	0	0	1	1	1	1	0	*
3	0	1	1	0	1	1	0	0	1	1	1	1	0	
4	1	0	0	1	0	0	1	1	1	0	0	0	0	
5	1	0	1	1	1	0	1	1	1	0	0	0	0	*
6	1	1	0	1	0	1	1	1	1	0	1	1	1	*
7	1	1	1	1	1	1	1	1	1	0	1	1	1	

Визуальный анализ таблицы позволяет получить, например, тест контрольный:

$$TK = 1 \cdot 2 \cdot 5 \cdot 6. \quad (5)$$

Запишем выражение теста контрольного

$$TK = (0 \vee 1 \vee 2 \vee 3)(4 \vee 5 \vee 6 \vee 7)(1 \vee 2)(5 \vee 6)(0 \vee 1)(2 \vee 3) \times (4 \vee 5)(6 \vee 7)(4 \vee 6)(5 \vee 7)(0 \vee 2)(1 \vee 3). \quad (6)$$

Упрощаем:

$$TK = (1 \vee 2)(5 \vee 6)(0 \vee 1)(2 \vee 3)(4 \vee 5)(6 \vee 7)(4 \vee 6)(5 \vee 7)(0 \vee 2)(1 \vee 3). \quad (7)$$

Так и есть, получаем минимум четыре тестовых набора:

$$TK = (1 \vee 0 \cdot 2 \cdot 3)(5 \vee 4 \cdot 6 \cdot 7)(2 \vee 0 \cdot 3)(6 \vee 4 \cdot 7) = 1 \cdot 2 \cdot 5 \cdot 6 \vee \dots \quad (8)$$

Построим дерево контроля (рис. 3).

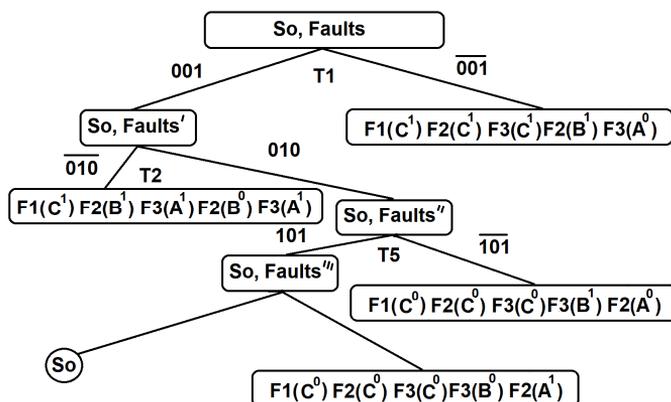


Рис. 3. Дерево контроля элемента Фредкина

Таким образом, за четыре такта можно выяснить техническое состояние элемента.

### Получение оптимального теста с учетом модифицированной таблицы функций отказов элемента Фредкина

Но отказы типа «появление» шара (например,  $F1(C^1)$ ) представляются совершенно невероятными в «бильярдном» компьютеринге. Другое дело, если шар как бы «застревает», например  $F1(A^0)$ . Получим более реалистичную таблицу функций отказов элемента Фредкина (табл. 2), используя [22–25].

Таблица 2

#### Модифицированная таблица функций отказов элемента Фредкина

№	Входы			Выходы при отсутствии отказов (состояние S0)			Отказы входа С			Отказы входа В		
	С	В	А	F1	F2	F3	F1(C <sup>0</sup> )	F2(C <sup>0</sup> )	F3(C <sup>0</sup> )	F1(B <sup>0</sup> )	F2(B <sup>0</sup> )	F3(B <sup>0</sup> )
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0	0	1	0	0	1
2	0	1	0	0	1	0	0	1	0	0	0	0
3	0	1	1	0	1	1	0	1	1	0	0	1
4	1	0	0	1	0	0	0	0	0	1	0	0
5	1	0	1	1	1	0	0	0	1	1	1	0
6	1	1	0	1	0	1	0	1	0	1	0	0
7	1	1	1	1	1	1	0	1	1	1	1	0

Продолжение табл. 2

№	Входы			Выходы при отсутствии отказов (состояние S0)			Отказы входа A		
	C	B	A	F1	F2	F3	F1(A <sup>0</sup> )	F2(A <sup>0</sup> )	F3(A <sup>0</sup> )
0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0	0	0
2	0	1	0	0	1	0	0	1	0
3	0	1	1	0	1	1	0	1	0
4	1	0	0	1	0	0	1	0	0
5	1	0	1	1	1	0	1	0	0
6	1	1	0	1	0	1	1	0	1
7	1	1	1	1	1	1	1	0	1

Запишем выражение теста контрольного для реалистичной модели

$$TK = (4 \vee 5 \vee 6 \vee 7)(5 \vee 6)(2 \vee 3)(6 \vee 7)(5 \vee 7)(1 \vee 3). \quad (9)$$

Упростим выражение (9):

$$TK = (5 \vee 6)(2 \vee 3)(6 \vee 7)(5 \vee 7)(1 \vee 3) = (5 \vee 6 \cdot 7)(1 \cdot 2 \vee 3)(6 \vee 7) = \\ = 3 \cdot 5 \cdot 7 \vee 3 \cdot 5 \cdot 6 \vee \dots \quad (10)$$

Получаем минимум 3 шага тестирования. Построим модифицированное дерево контроля (рис. 4).

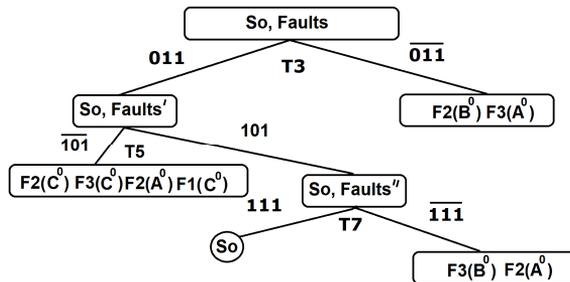


Рис. 4. Модифицированное дерево контроля элемента Фредкина

Таким образом, за три такта можно выяснить техническое состояние элемента при указанной дискуссионной модели отказов (неисправностей).

### Заключение

В статье получены булевы производные первого порядка для логических функций, реализуемых элементом Фредкина. Построены оптимальный тест, содержащий четыре тестовых набора, и дерево контроля. С учетом особенностей «биллиардного» вычисления получен оптимальный модифицированный контрольный тест, содержащий

три тестовых набора. Результаты могут быть использованы при тестировании схем, построенных на элементах Фредкина, и на практических занятиях по изучению обратимой логики. Темой дальнейших исследований может быть диагностирование схем из элементов Фредкина, в том числе имеющих память.

### Библиографический список

1. Ismaeel Salman Abu Aballi. Quantum computing. – URL: [https://www.researchgate.net/publication/338828306\\_Quantum\\_computing](https://www.researchgate.net/publication/338828306_Quantum_computing) (дата обращения: 12.03.2020).
2. Чивилихин С.А. Квантовая информатика: учеб. пособие. – URL: <https://books.ifmo.ru/file/pdf/626.pdf> (дата обращения: 11.03.2020).
3. Cryptography in Quantum Computing / Pam Choy, Dustin Cates, Florent Chehwan, [...], Charles C. Tappert. – URL: [https://www.researchgate.net/publication/336496979\\_Cryptography\\_in\\_Quantum\\_Computing](https://www.researchgate.net/publication/336496979_Cryptography_in_Quantum_Computing) (дата обращения: 10.03.2020). DOI: 10.1007/978-3-030-32520-6\_30
4. У кого кубитов больше. – URL: <https://nplus1.ru/material/2019/11/07/quantum-advantage> (дата обращения: 11.03.2020).
5. Neeraj Kumar Misra. Quantum computing and QCA Computing.– URL: [https://www.researchgate.net/publication/338282394\\_Quantum\\_computing\\_And\\_QCA\\_Computing](https://www.researchgate.net/publication/338282394_Quantum_computing_And_QCA_Computing) (дата обращения: 11.03.2020). DOI: 10.13140/RG.2.2.18869.01760
6. Гуров С.И., Жуков А.Е. Обратимые вычисления: элементы теории и примеры применения. – URL: [https://www.elibrary.ru/download/elibrary\\_41315817\\_30296914.pdf](https://www.elibrary.ru/download/elibrary_41315817_30296914.pdf) (дата обращения: 11.03.2020).
7. Адиабатическая реверсивная логика. – URL: <https://post-nauka.ru/video/57443> (дата обращения: 10.03.2020).
8. Лосев В.В., Чаплыгин Ю.А., Крупкина Т.Ю. Новые методы построения микроэлектронных цифровых систем с низким энергопотреблением. – URL: <http://www.kosrad.ru/conf/MEC/data/papers/m10-123-73541.pdf> (дата обращения: 10.03.2020).
9. Пронин Ц.Б., Остроух А.В. Квантовые логические элементы, результаты и анализ их влияния на квантовые цепи. – URL: <https://naukaip.ru/wp-content/uploads/2017/11/%D0%9A-67-%D0%A1%D0%B1%D0%BE%D1%80%D0%BD%D0%B8%D0%BA%D0%A7%D0%B0%D1%81%D1%82%D1%8C-1.pdf> (дата обращения: 11.03.2020).
10. Quantum Gates. – URL: <https://www.sciencedirect.com/topics/engineering/quantum-gate> (дата обращения: 07.12.2019).

11. A quantum Fredkin gate / Raj B. Patel1, Joseph Ho, Franck Ferreyrol1, Timothy C. Ralph and Geoff J. Pryde. – URL: <https://advances.sciencemag.org/content/2/3/e1501531> (дата обращения: 12.12.2019).

12. Fredkin E., Toffoli T. Conservative logic // International Journal of Theoretical. Physics. – 1982. – 21, 3/4. – P. 219–253. – URL: [http://web.archive.org/web/20061017232512/http://www.digitalphilosophy.org/download\\_documents/ConservativeLogic.pdf](http://web.archive.org/web/20061017232512/http://www.digitalphilosophy.org/download_documents/ConservativeLogic.pdf) (дата обращения: 12.12.2019).

13. Обратимые вычисления. Ч. II / С.И. Гуров, А.Е. Жуков, Д.В. Закаблукон, Г.В. Кормаков. – URL: [https://tvim.info/files/journal/tvim\\_2019\\_4.pdf](https://tvim.info/files/journal/tvim_2019_4.pdf) (дата обращения: 10.03.2020).

14. Prasanna M., Amudha S. Implementation of testable reversible sequential circuit on FPGA // International Conference on Innovations in Information, Embedded and Communication Systems, ICIIECS – 2015 (19–20 March 2015): proceedings. – Coimbatore, India: IEEE, 2015. – P. 145–150. DOI: 10.1109/ICIIECS.2015.7192888

15. Himanshu, Thapliyal, Vinod A.P. Design of Reversible Sequential Elements with Feasibility of Transistor Implementation // IEEE International Symposium on Circuits and Systems (27–30 May 2007): proceedings. – New Orleans, LA, USA: IEEE, 2007. – P. 121–126. DOI: 10.1109/ISCAS.2007.378815

16. Prashant R. Yelekar, Sujata S. Chiwande. Design of sequential circuit using reversible logic // IEEE-International Conference On Advances In Engineering, Science and Management, ICAESM – 2012 (30–31 March 2012): proceedings. – Nagapattinam, Tamil Nadu, India: IEEE, 2012. – P. 321–326.

17. Закаблукон Д.В. Методы синтеза обратимых схем из функциональных элементов NOT, CNOT и 2-CNOT: автореф. дис. ... канд. физ.-мат. наук. – URL: <https://docplayer.ru/149126692-Zakablukov-dmitriy-vladimirovich-metody-sinteza-obratimyh-shem-iz-funktionalnyh-elementov-not-cnot-i-2-cnot.html> (дата обращения: 10.03.2020).

18. ГОСТ 27.002–2015. Надежность в технике Основные понятия. Термины и определения. (Введ. 2017–03–01). – М.: Стандартинформ, 2016. – 23 с.

19. ГОСТ 20911-89. Техническая диагностика. Термины и определения. – М.: Стандартинформ, 2009. – 11 с.

20. Himanshu Thapliyal, Nagarajan Ranganathan, Saurabh Kotiyal. Design of Testable Reversible Sequential Circuits // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – July 2013. – Vol. 21, № 7. – P. 1201–1209. DOI: 10.1109/TVLSI.2012.2209688

21. Гуров С.И., Кормаков Г.В., Жукова Т.Д. Сбоеустойчивые обратимые схемы. – URL: <http://conf-symp.sfedu.ru/2018tMoryak.pdf> (дата обращения: 10.03.2020).

22. Тюрин С.Ф., Аляев Ю.А. Дискретная математика: практическая дискретная математика и математическая логика. – М.: Финансы и статистика, 2010. – 394 с.

23. Тюрин С.Ф. Логика «бильярдного» компьютера // Вестник Пермского национального исследовательского политехнического университета. Электротехника, информационные технологии, системы управления. – 2020. – № 33. – С. 61–77.

24. Тюрин С.Ф. «Бильярдное» моделирование универсальных логических модулей на основе элемента Фредкина для квант-ютинга // Прикладная математика и вопросы управления. – 2020. – № 2. – С. 55–72.

25. Tyurin S.F. LUT based Fredkin gate // Radio Electronics, Computer Science, Control. – 2020. – № 1. – P. 44–53.

## References

1. Ismaeel Salman Abu Aballi. Quantum computing, available at: [https://www.researchgate.net/publication/338828306\\_Quantum\\_computing](https://www.researchgate.net/publication/338828306_Quantum_computing) (accessed 12 March 2020).

2. Chivilikhin S.A. Kvantovaia informatika [Quantum informatics], available at: <https://books.ifmo.ru/file/pdf/626.pdf> (accessed 11 March 2020).

3. Pam Choy, Dustin Cates, Florent Chehwan, [...], Charles C. Tappert. Cryptography in Quantum Computing, available at: [https://www.researchgate.net/publication/336496979\\_Cryptography\\_in\\_Quantum\\_Computing](https://www.researchgate.net/publication/336496979_Cryptography_in_Quantum_Computing) (accessed 10 March 2020). DOI: 10.1007/978-3-030-32520-6\_30

4. U kogo kubitov bol'she [Who has more qubits], available at: <https://nplus1.ru/material/2019/11/07/quantum-advantage> (accessed 11 March 2020).

5. Neeraj Kumar Misra. Quantum computing and QCA Computing, available at: [https://www.researchgate.net/publication/338282394\\_Quantum\\_computing\\_And\\_QCA\\_Computing](https://www.researchgate.net/publication/338282394_Quantum_computing_And_QCA_Computing) (accessed 11 March 2020). DOI: 10.13140/RG.2.2.18869.01760

6. Gurov S.I., Zhukov A.E. Obratimye vychisleniia: elementy teorii i primery primeneniia [Reversible computing: elements of a theory and application examples], available at: [https://www.elibrary.ru/download/elibrary\\_41315817\\_30296914.pdf](https://www.elibrary.ru/download/elibrary_41315817_30296914.pdf) (accessed 11 March 2020).

7. Adiabaticheskaia reversivnaia logika [Adiabatic reverse logic], available at: <https://postnauka.ru/video/57443> (accessed 10 March 2020).

8. Losev V.V., Chaplygin Iu.A., Krupkina T.Iu. Novye metody postroeniia mikroelektronnykh tsifrovyykh sistem s nizkim energopotrebleniem [New methods for building low-power microelectronic digital systems], available at: <http://www.kosrad.ru/conf/MEC/data/papers/m10-123-73541.pdf> (accessed 10 March 2020).

9. Pronin Ts.B., Ostroukh A.V. Kvantovye logicheskie elementy, rezul'taty i analiz ikh vliianiia na kvantovye tsepi [Quantum logic elements, results and analysis of their influence on quantum circuits], available at: <https://naukaip.ru/wp-content/uploads/2017/11/%D0%9A-67-%D0%A1%D0%B1%D0%BE%D1%80%D0%BD%D0%B8%D0%BA%D0%A7%D0%B0%D1%81%D1%82%D1%8C-1.pdf> (accessed 10 March 2020).

10. Quantum Gates, available at: <https://www.sciencedirect.com/topics/engineering/quantum-gate> (accessed 07 December 2019).

11. Raj B. Patel<sup>1</sup>, Joseph Ho, Franck Ferreyrol<sup>1</sup>, Timothy C. Ralph and Geoff J. Pryde. A quantum Fredkin gate, available at: <https://advances.sciencemag.org/content/2/3/e1501531> (accessed 12 December 2019).

12. Fredkin E., Toffoli T. Conservative logic. *International Journal of Theoretical Physics*, 1982, 21, 3/4, pp. 219-253, available at: [http://web.archive.org/web/20061017232512/http://www.digitalphilosophy.org/download\\_documents/ConservativeLogic.pdf](http://web.archive.org/web/20061017232512/http://www.digitalphilosophy.org/download_documents/ConservativeLogic.pdf) (accessed 12 December 2019).

13. Gurov S.I., Zhukov A.E., Zakablukov D.V., Kormakov G.V. Obratimye vychisleniia. Chast' II [Reversible Computing. Part II], available at: [https://tvim.info/files/journal/tvim\\_2019\\_4.pdf](https://tvim.info/files/journal/tvim_2019_4.pdf) (accessed 10 March 2020).

14. Prasanna M., Amudha S. Implementation of testable reversible sequential circuit on FPGA. *International Conference on Innovations in Information, Embedded and Communication Systems, ICIIECS - 2015 (19-20 March 2015): proceedings*. Coimbatore, India: IEEE, 2015, pp. 145-150. DOI: 10.1109/ICIIECS.2015.7192888

15. Himanshu, Thapliyal, Vinod A.P. Design of Reversible Sequential Elements with Feasibility of Transistor Implementation. *IEEE International Symposium on Circuits and Systems (27-30 May 2007): proceedings*. New Orleans, LA, USA: IEEE, 2007, pp. 121-126. DOI: 10.1109/ISCAS.2007.378815

16. Prashant R. Yelekar. Sujata S. Chiwande. Design of sequential circuit using reversible logic. *IEEE-International Conference On Advances In En-*

*gineering, Science and Management, ICAESM –2012 (30-31 March 2012): proceedings*. Nagapattinam, Tamil Nadu, India: IEEE, 2012, pp. 321-326.

17. Zakablukov D.V. Metody sinteza obratimnykh skhem iz funktsional'nykh elementov NOT, CNOT i 2-CNOT [Methods for the synthesis of reversible circuits from functional elements NOT, CNOT and 2-CNOT]. Abstract of Ph. D. thesis, available at: <https://docplayer.ru/149126692-Zakablukov-dmitriy-vladimirovich-metody-sinteza-obratimnyh-skhem-iz-funktsionalnykh-elementov-not-cnot-i-2-cnot.html> (accessed 10 March).

18. GOST 27.002–2015. Nadezhnost' v tekhnike Osnovnye poniatiia. Terminy i opredeleniia (Vved. 2017-03-01) [GOST 27.002–2015. Reliability in technology. Basic concepts. Terms and definitions (Introduced 2017-03-01)]. Moscow: Standartinform, 2016, 23 p.

19. GOST 20911-89. Tekhnicheskaiia diagnostika. Terminy i opredeleniia [GOST 20911-89. Technical diagnostics. Terms and Definitions]. Moscow: Standartinform, 2009, 11 p.

20. Himanshu Thapliyal, Nagarajan Ranganathan, Saurabh Kotiyal. Design of Testable Reversible Sequential Circuits. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, July 2013, vol. 21, no. 7, pp. 1201-1209. DOI: 10.1109/TVLSI.2012.2209688

21. Gurov S.I., Kormakov G.V., Zhukova T.D. Sboeustoichivye obratimnye skhemy [Failure-proof reversible circuits], available at: <http://conf-symp.sfedu.ru/2018tMoryak.pdf> (accessed 10 March 2020).

22. Tiurin S.F., Aliaev Iu.A. Diskretnaia matematika: prakticheskaiia diskretnaia matematika i matematicheskaiia logika [Discrete mathematics: practical discrete mathematics and mathematical logic]. Moscow: Finansy i statistika, 2010, 394 p.

23. Tiurin S.F. Logika “billiardnogo” komp'iutera [The logic of the “billiard” computer]. *Vestnik Permskogo natsional'nogo issledovatel'skogo politekhnicheskogo universiteta. Elektrotekhnika, informatsionnye tekhnologii, sistemy upravleniia*, 2020, no. 33, pp. 61-77.

24. Tiurin S.F. “Billiardnoe” modelirovanie universal'nykh logicheskikh modulei na osnove elementa Fredkina dlia kvant-iutinga [“Billiard” modeling of universal logic modules based on the Fredkin element for quantum-uting]. *Prikladnaia matematika i voprosy upravleniia*, 2020, no. 2, pp. 55-72.

25. Tyurin S.F. LUT based Fredkin gate. *Radio Electronics, Computer Science, Control*, 2020, no. 1, pp. 44-53.

### **Сведения об авторах**

**Тюрин Сергей Феофентович** (Пермь, Россия) – заслуженный изобретатель Российской Федерации, доктор технических наук, профессор кафедры «Автоматика и телемеханика» Пермского национального исследовательского политехнического университета (614990, Пермь, Комсомольский пр., 29, e-mail: tyurinsergfeo@yandex.ru); профессор кафедры «Математическое обеспечение вычислительных систем» Пермского государственного национального исследовательского университета (614990, Пермь, ул. Букирева, 15).

**Никитин Максим Сергеевич** (Пермь, Россия) – студент Пермского национального исследовательского политехнического университета; техник-электроник, научно-технического центра ПАО «Пермская научно-производственная приборостроительная компания», e-mail: mann1k@yandex.ru

**Никитина Ксения Андреевна** (Пермь, Россия) – магистрант Пермского национального исследовательского политехнического университета, инженер-конструктор научно-технического центра ПАО «Пермская научно-производственная приборостроительная компания», e-mail: ksu2317@yandex.ru

### **About the authors**

**Sergey F. Tyurin** (Perm, Russian Federation) is a Honored Inventor of the Russian Federation, Doctor of Technical Sciences, Professor at the Department of Automation and Telemechanics Perm National Research Polytechnic University (614990, Perm, 29, Komsomolsky pr., e-mail: tyurinsergfeo@yandex.ru), Professor at the Department of Software Computing Systems Perm State National Research University (614990, Perm, 15, Bukireva str.).

**Maksim S. Nikitin** (Perm, Russian Federation) – Student Perm National Research Polytechnic University. Electronics technician, Scientific and Technical Center, PJSC "Perm Scientific-industrial instrument making Company". e-mail: mann1k@yandex.ru

**Kseniya A. Nikitina** (Perm, Russian Federation) – Master Student Perm National Research Polytechnic University. Designn Engineer, Scientific and Technical Center, PJSC "Perm Scientific-industrial instrument making Company". e-mail: ksu2317@yandex.ru

Получено 08.02.2020