

УДК 519.1(075.8)+510(075:8)

А.А. СулеймановПермский национальный исследовательский политехнический университет,
Пермь, Россия**ОЦЕНКА СЛОЖНОСТИ РЕАЛИЗАЦИИ ТИПОВЫХ БУЛЕВЫХ
ФУНКЦИЙ. ПРЕДСТАВЛЕНИЕ В РАЗНЫХ БАЗИСАХ**

Рассмотрен синтез функций в ФПТ-базисах $\overline{x_1x_2} \vee \overline{x_3x_4}$ и $\overline{x_1x_2} \vee x_3x_4$. Дана оценка реализации элементарных функций в обоих базисах. Выделено пять различных типов функций и рассмотрены подходы к их синтезу. Для каждого типа функций построены схемы в обоих базисах и сделан анализ аппаратных затрат полученных схем. Также рассмотрена реализация мажоритарного мультиплексора в обоих базисах и сделан сравнительный анализ полученных результатов. В конце статьи приводятся примеры синтеза нескольких типовых мажоритарных функций. Для всех примеров построены соответствующие комбинационные схемы в базисах ФПТ1 и ФПТ2, проведена оценка транзисторных задержек. Сделаны оценки целесообразности использования данных базисов в различных ситуациях с учетом инверсий и парафазности входов.

Ключевые слова: базисная функция, функционально-полный толерантный элемент, мажоритарная функция, методика синтеза, правила инвертирования, мажоритарный мультиплексор.

A.A. Suleimanov

Perm National Research Polytechnic University, Perm, Russian Federation

**COMPLEXITY EVALUATION OF TYPICAL BOOLEAN
FUNCTIONS IMPLEMENTATION IN EXCESSIVE BASIS**

The synthesis of functions in functionally full tolerance (FFT) basis $\overline{x_1x_2} \vee \overline{x_3x_4}$ and $\overline{x_1x_2} \vee x_3x_4$ has been considered. The evaluation of elementary functions implementation in both basis has been given. Five different types of functions have been defined and some approaches to their synthesis have been considered. For every type of functions electrical circuit schemes in both basis have been built, and hardware expenditure analysis of the schemes mentioned has been done. The implementation of majority multiplexer in the both basis has been also considered, and comparative analysis of the results obtained has been done. At the end of the article the examples of synthesis of some typical majority functions have been given. For every given example the corresponding complex schemes in FFT1 and FFT2 basis have been built, and the evaluation of transistor delays have been worked out. Some evaluations of the given basis usage appropriateness in different situations considering the inversion and paraphase of input signals, have been done.

Keywords: basis function, functionally full tolerance element, majority function, the synthesis methodology, inversion rules, majority multiplexer.

Сложность реализации переключательных функций схемой из логических элементов существенно зависит от базиса реализации. Например, реализация функции (1) требует всего 1 элемент ИЛИ-НЕ, задержка 1 элемент.

$$f_i = \overline{a \vee b}. \quad (1)$$

В базисе 2И-НЕ требуется представление (2), а это уже 3 элемента 2И-НЕ и задержка 2 элемента.

$$f_i = \overline{\overline{a \vee b}} = \overline{\overline{ab}}. \quad (2)$$

Напротив, функция (3) в базисе 2ИЛИ-НЕ требует 3 элемента с задержкой 2 элемента, а в базисе 2И-НЕ – 1 элемент (4).

$$f_j = \overline{\overline{a \vee b}}, \quad (3)$$

$$f_j = \overline{\overline{\overline{a \vee b}}} = \overline{ab}. \quad (4)$$

В [1–8] разработаны так называемые функционально-полные толерантные элементы (ФПТ-элементы). ФПТ1-элемент реализует функцию $\overline{\overline{x_1 x_2} \vee \overline{\overline{x_3 x_4}}}$ или, что то же самое, функцию $\overline{(x_1 \vee x_2)(x_3 \vee x_4)}$. ФПТ2-элемент реализует функцию $\overline{(x_1 \vee x_4)(x_2 \vee x_3)}$ или, что то же самое, функцию $\overline{x_1 x_2 \vee x_3 x_4}$.

Пусть задана функция (5). Для её реализации необходим только 1 элемент с базисом ФПТ2, а элементов с базисом $\overline{\overline{x_1 x_2} \vee \overline{\overline{x_3 x_4}}}$ нужно 6: 1 элемент реализует функцию ФПТ1, а 5 – инверсии.

$$\overline{ab \vee cd}. \quad (5)$$

Если задана функция (6), то для её реализации необходим только 1 элемент с базисом ФПТ1, а элементов с базисом $\overline{x_1 x_2 \vee x_3 x_4}$ нужно 6, из них 5 для инверсий.

$$\overline{\overline{ab} \vee \overline{cd}}. \quad (6)$$

Первый тип логической операции имеет вид:

$$\overline{x_i = a_i \vee b_i s_0 \vee \overline{b_i s_1}}. \quad (7)$$

Представим её в базисе ФПТ2:

$$x_i = \overline{\overline{a_i \vee \overline{b_i} s_1 \vee b_i s_0}}, \quad (8)$$

$$x_i = \overline{\overline{a_i b_i \vee a_i s_1 \vee b_i s_0}}. \quad (9)$$

Всего 2 элемента с 1 инвертором и задержкой в 3 элемента (рис. 1).

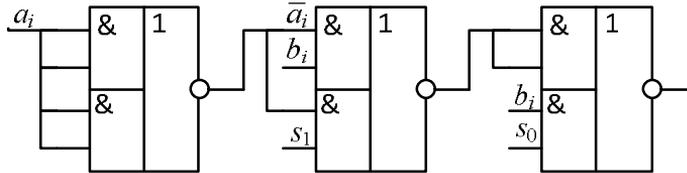


Рис. 1. Реализация функции x_i в базисе ФПТ2

В базисе ФПТ1 надо 5 элементов, а общая задержка равна 3 элементам:

$$x_i = \overline{\overline{a_i \overline{b_i} s_1} \vee \overline{\overline{a_i} \overline{b_i} s_0}} = \overline{\overline{a_i} \overline{b_i} \vee s_1} \vee \overline{\overline{a_i} \overline{b_i} \vee s_0}. \quad (10)$$

Соответствующая схема для ФПТ1 показана на рис. 2.

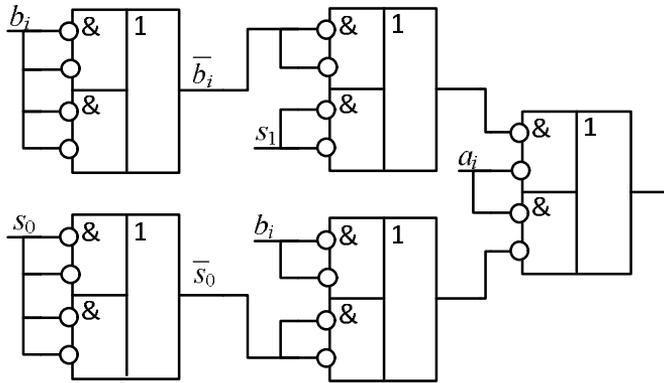


Рис. 2. Реализация функции x_i в базисе ФПТ1

Второй тип логической операции имеет вид:

$$y_i = \overline{\overline{a_i \overline{b_i} s_2} \vee a_i b_i s_3}. \quad (11)$$

Преобразуем её к виду ФПТ2:

$$y_i = \overline{\overline{a_i} (\overline{b_i} s_2 \vee b_i s_3)} = \overline{\overline{a_i} (\overline{b_i} s_2 \vee b_i s_3)}. \quad (12)$$

Для её реализации необходимо 4 элемента в базисе $(\overline{x_1} \vee \overline{x_4})(\overline{x_2} \vee \overline{x_3}) = \overline{x_1 x_2} \vee \overline{x_3 x_4}$ (рис. 3). Всего 4 элемента, но и задержка тоже равна 4 элементам.

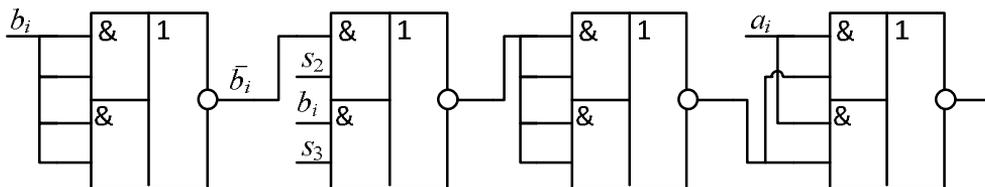


Рис. 3. Реализация функции y_i в базисе ФПТ2

Для представления в базисе ФПТ 1 берём:

$$y_i = \overline{\overline{\overline{a_i} \vee \overline{b_i s_3} \vee \overline{b_i s_2}}}. \quad (13)$$

Это выражение можно представить в базисе ФПТ1 (14) и требует так же четыре элемента, задержка тоже четыре (рис. 4).

$$y_i = \overline{\overline{\overline{a_i} \vee \overline{b_i s_3} \vee \overline{b_i s_2}}}. \quad (14)$$

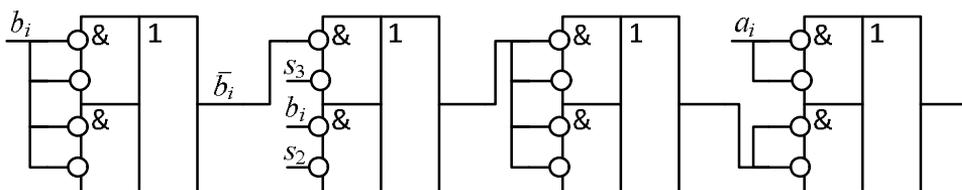


Рис. 4. Реализация функции y_i в базисе ФПТ1

Другое представление в ФПТ1 требует 5 элементов, но задержка меньше – всего 3 элемента:

$$y_i = \overline{\overline{\overline{a_i} \vee \overline{b_i s_3} \vee \overline{b_i s_2}} = \overline{\overline{a_i} \vee (\overline{b_i} \vee s_3)(\overline{b_i} \vee s_2)} = \overline{\overline{a_i} \vee \overline{b_i} s_2 \vee \overline{b_i} s_3}. \quad (15)$$

Соответствующая схема представлена на рис. 5.

Третий тип логической операции имеет вид:

$$g_1 = \overline{\overline{\overline{x_0 m} \vee \overline{y_0 c_0 m}}}. \quad (16)$$

Преобразуем g_1 для реализации в базисе ФПТ2 (17). Такое представление требует четырех элементов ФПТ2 (рис. 6).

$$g_1 = \overline{\overline{\overline{x_0 m} \vee \overline{y_0 c_0 m}}}. \quad (17)$$

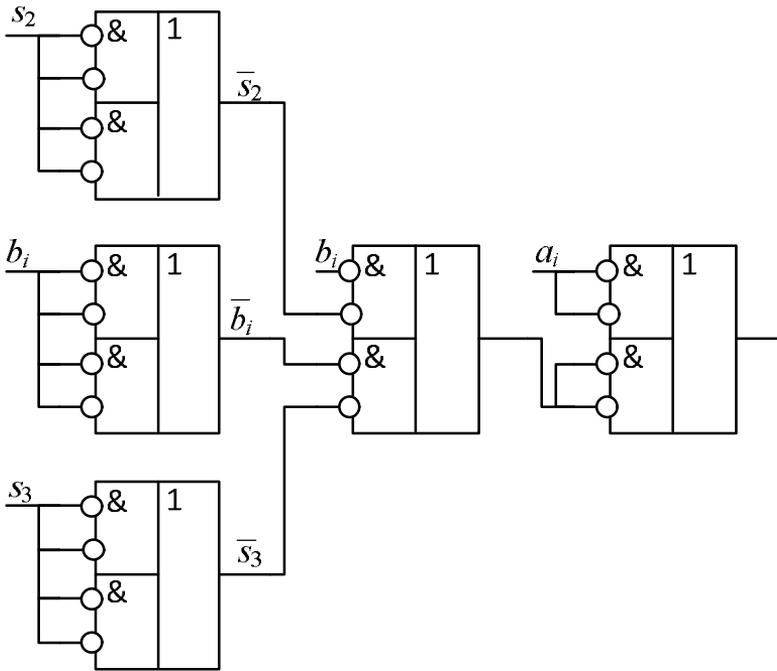


Рис. 5. Альтернативная реализация функции y_i в базисе ФПТ1

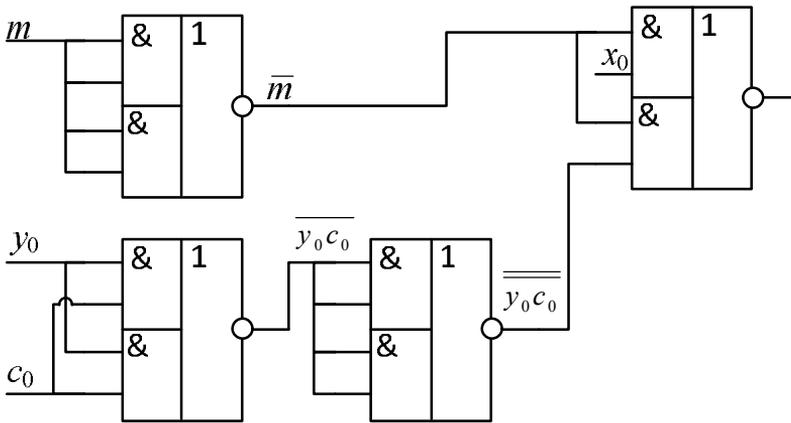


Рис. 6. Реализация функции g_1 в базисе ФПТ2

Реализация в базисе ФПТ2 требует преобразования (18). Соответствующая схема изображена на рис. 7.

$$\begin{aligned}
 g_1 &= (\bar{x}_0 \vee m)(\bar{y}_0 \vee c_0 \vee m) = m \vee \bar{x}_0 \overline{\overline{\overline{y_0 \vee c_0}}} = \\
 &= m \vee \bar{x}_0 \overline{\overline{y_0 c_0}} = m \vee \bar{x}_0 y_0 c_0.
 \end{aligned}
 \tag{18}$$

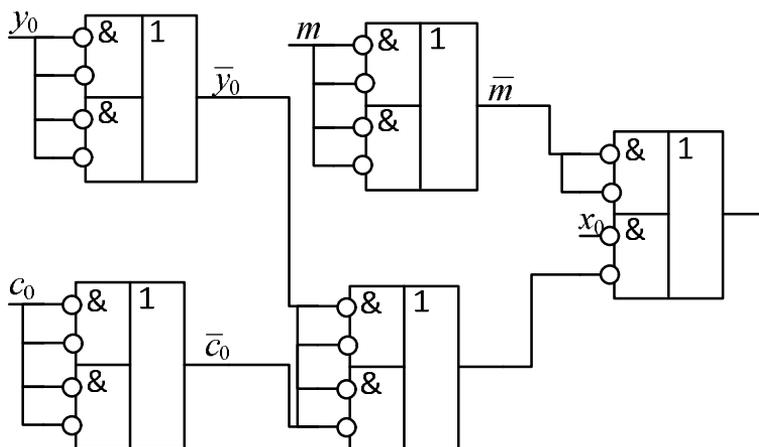


Рис. 7. Реализация функции g_1 в базисе ФПТ1

Четвёртый тип логической операции имеет вид:

$$g_2 = \overline{\overline{x_1 m} \vee \overline{y_1 x_0 m} \vee \overline{y_1 y_0 c_0 m}} \quad (19)$$

Преобразуем (19) для представления в базисе ФПТ2:

$$g_2 = \overline{\overline{\overline{x_1 m} \vee \overline{y_1 (x_0 m \vee m y_0 c_0)}}} \quad (20)$$

$$g_2 = \overline{\overline{\overline{x_1 m} \vee \overline{y_1 (x_0 \vee m) (m \vee y_0 \vee c_0)}}} \quad (21)$$

$$g_2 = \overline{\overline{\overline{x_1 m} \vee \overline{y_1 [m \vee x_0 (y_0 \vee c_0)]}}} \quad (22)$$

$$g_2 = \overline{\overline{\overline{x_1 m} \vee \overline{y_1 [m \vee x_0 (y_0 c_0)]}}} \quad (23)$$

Реализация (23) требует 5 элементов ФПТ2 (рис. 8).

Реализация в базисе ФПТ1 требует представления:

$$\begin{aligned} g_2 &= (\overline{x_1 \vee m})(\overline{y_1 \vee x_0 \vee m})(\overline{y_1 \vee y_0 \vee c_0 \vee m}) = \\ &= m \vee \overline{x_1} (\overline{y_1 \vee x_0}) (\overline{y_1 \vee y_0 \vee c_0}) = \\ &= m \vee \overline{x_1} [\overline{\overline{y_1 \vee x_0 (y_0 \vee c_0)}}] = m \vee \overline{x_1} \overline{y_1 (x_0 \vee y_0 c_0)} = \\ &= \overline{\overline{\overline{m \vee x_1 y_1 x_0 \vee y_1 y_0 c_0}}} = \overline{\overline{\overline{m \vee x_1 y_1 x_0 \vee y_1 y_0 \vee c_0}}} \end{aligned} \quad (24)$$

Выражение (24) требует 6 элементов ФПТ1. Соответствующая схема изображена на рис. 9.

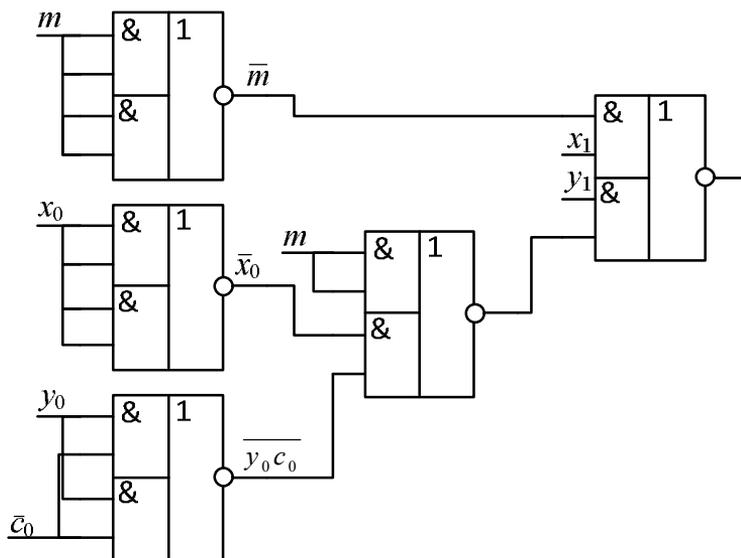


Рис. 8. Реализация функции g_2 в базисе ФПТ2

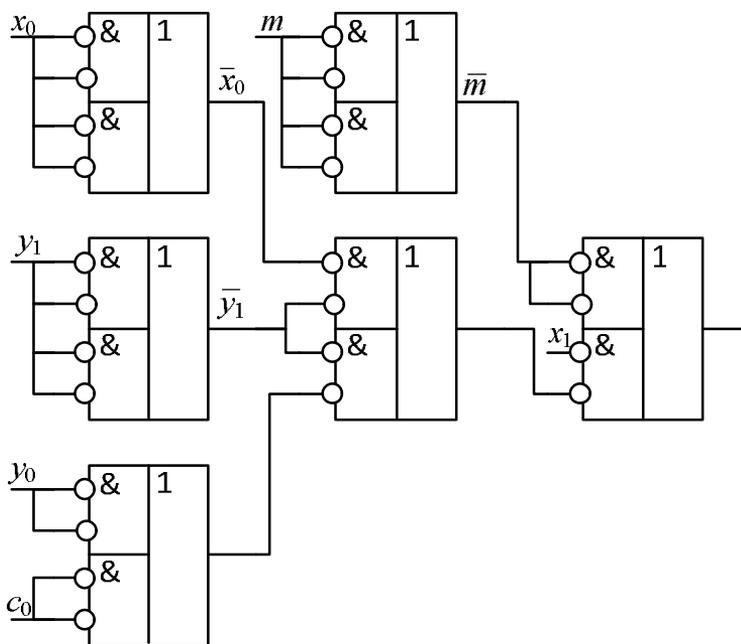


Рис. 9. Реализация функции g_2 в базисе ФПТ1

Пятый тип логической операции имеет вид:

$$g_3 = \overline{x_2 m \vee y_2 x_1 m \vee y_2 y_1 x_0 m \vee y_2 y_1 y_0 c_0 m}. \quad (25)$$

Представим функцию в базисе ФПТ2:

$$g_3 = \overline{\overline{\overline{(x_2 \vee y_2 x_1)} m} \vee y_2 y_1 (x_0 \vee y_0 c_0) m}, \quad (26)$$

$$g_3 = \overline{\overline{\overline{(x_2 \vee y_2 x_1)} m} \vee y_2 y_1 (x_0 \vee y_0 c_0) m}, \quad (27)$$

$$g_3 = \overline{\overline{\overline{(x_2 \vee y_2 x_1)} m} \vee y_2 y_1 \vee x_0 \vee y_0 c_0} m. \quad (28)$$

Таким образом, необходимо 7 элементов ФПТ2 с задержкой в 3 элемента (рис. 10).

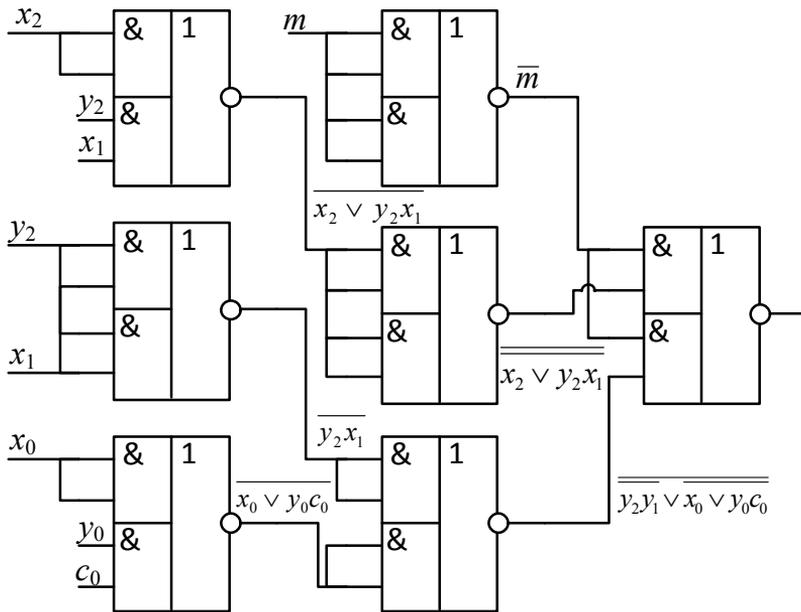


Рис. 10. Реализация функции g_3 в базисе ФПТ2

Представим функцию в базисе ФПТ1:

$$g_3 = \overline{\overline{\overline{x_2 m} \vee y_2 x_1 m} \vee y_2 y_1 x_0 m} \vee y_2 y_1 y_0 c_0 m, \quad (29)$$

$$g_3 = (\overline{x_2 \vee m})(\overline{y_2 \vee x_1 \vee m})(\overline{y_2 \vee y_1 \vee x_0 \vee m}) \times (\overline{y_2 \vee y_1 \vee y_0 \vee c_0 \vee m}), \quad (30)$$

$$g_3 = m \vee \overline{x_2} (\overline{y_2 \vee x_1})(\overline{y_2 \vee y_1 \vee x_0})(\overline{y_2 \vee y_1 \vee y_0 \vee c_0}) = m \vee \overline{x_2} [\overline{y_2 \vee x_1} (\overline{y_1 \vee x_0})(\overline{y_1 \vee y_0 \vee c_0})], \quad (31)$$

$$\begin{aligned}
 g_3 &= m \vee \bar{x}_2 \{ \bar{y}_2 \vee \bar{x}_1 [\bar{y}_1 \vee \bar{x}_0 (\bar{y}_0 \vee \bar{c}_0)] \} = \\
 &= m \vee \bar{x}_2 \bar{y}_2 \vee \bar{x}_2 \bar{x}_1 \bar{y}_1 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0 \bar{y}_0 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0 \bar{c}_0 = \\
 &= m \vee \bar{x}_2 \{ \bar{y}_2 \vee \bar{x}_1 [\bar{y}_1 \vee \bar{x}_0 (\bar{y}_0 \vee \bar{c}_0)] \} = \\
 &= m \vee \bar{x}_2 \bar{y}_2 (\bar{x}_1 \vee \bar{y}_1) (\bar{x}_1 \vee \bar{x}_0 \vee \bar{y}_0) (\bar{x}_1 \vee \bar{x}_0 \vee \bar{c}_0),
 \end{aligned} \tag{32}$$

$$\begin{aligned}
 g_3 &= m \vee \bar{x}_2 \bar{y}_2 [\bar{x}_1 \vee \bar{y}_1 (\bar{x}_0 \vee \bar{y}_0) (\bar{x}_0 \vee \bar{c}_0)] = \\
 &= m \vee \bar{x}_2 \bar{y}_2 \bar{x}_1 \vee \bar{y}_2 \bar{y}_1 (\bar{x}_0 \vee \bar{y}_0) (\bar{x}_0 \vee \bar{c}_0) = \\
 &= m \vee \bar{x}_2 \bar{y}_2 \bar{x}_1 \vee \bar{y}_2 \bar{y}_1 \vee \bar{x}_0 \bar{y}_0 \vee \bar{x}_0 \bar{c}_0 = \\
 &= m \vee \bar{x}_2 \bar{y}_2 \bar{x}_1 \vee \bar{y}_2 \bar{y}_1 \vee \bar{x}_0 \bar{y}_0 \bar{c}_0.
 \end{aligned} \tag{33}$$

Соответствующая схема изображена на рис. 11. Таким образом, в базисе ФПТ1 требуются 9 элементов с задержкой в 5 элементов.

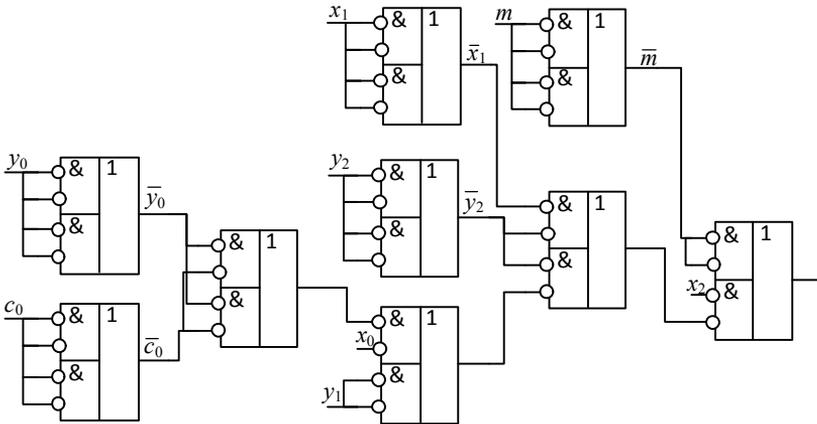


Рис. 11. Реализация функции g_3 в базисе ФПТ1

Мажоритарный мультиплексор используется для структур глубокого мажоритирования и реализует функцию:

$$f(abcx_1x_2) = \bar{a}\bar{x}_2\bar{x}_1 \vee \bar{b}x_1\bar{x}_2 \vee \bar{c}x_1x_2 \vee (ab \vee ac \vee bc)x_1x_2. \tag{34}$$

Выполним представление в ФПТ1-базисе:

$$f(abcx_1x_2) = \bar{x}_2 (\bar{a}x_1 \vee \bar{b}x_1) \vee \bar{x}_2 [\bar{c}x_1 \vee (ab \vee ac \vee bc) x_1], \tag{35}$$

$$f(abcx_1x_2) = \bar{x}_2 (\bar{a}x_1 \vee \bar{b}x_1) \vee \bar{x}_2 [\bar{c}x_1 \vee (ab \vee ac \vee bc) x_1], \tag{36}$$

Представим функцию мажоритарного мультиплексора в базисе ФПТ2:

$$f(abcx_2x_1) = \overline{\overline{\overline{x_2}(a\overline{x_1} \vee bx_1) \vee \overline{x_2}[c\overline{x_1} \vee (ab \vee ac \vee bc)x_1]}}. \quad (40)$$

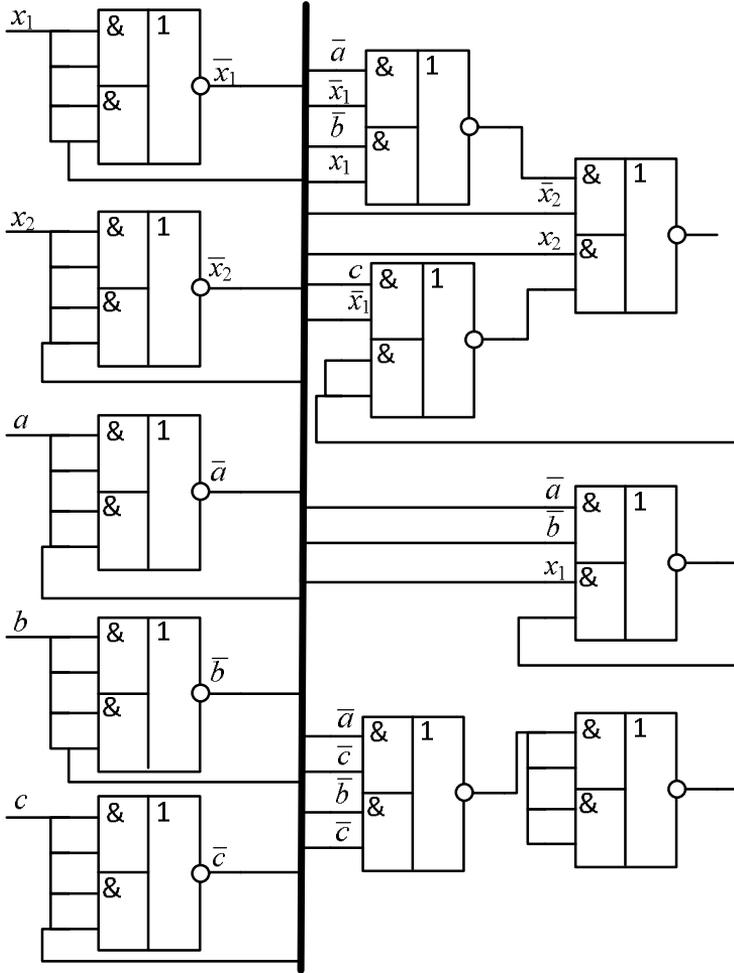


Рис. 13. Реализация функции $f(abcx_2x_1)$ в базисе ФПТ2

По правилу инверсирования ортогональных выражений (по x_2 и x_1) получаем:

$$f(abcx_2x_1) = \overline{\overline{\overline{x_2}(a\overline{x_1} \vee bx_1) \vee \overline{x_2}[c\overline{x_1} \vee (ab \vee ac \vee bc)x_1]}}. \quad (41)$$

Возьмём двойную инверсию выражения мажоритарной функции:

$$f(abcx_2x_1) = \overline{\overline{\overline{x_2}(a\overline{x_1} \vee bx_1) \vee \overline{x_2}[c\overline{x_1} \vee (ab \vee ac \vee bc)x_1]}}. \quad (42)$$

Выражение (47) требует 6 элементов ФПТ1, а задержка – 3 элемента (рис. 14).

Реализуем мажоритарную функцию (45) в базисе ФПТ2:

$$f(abc) = \overline{\overline{ab \vee ac \vee bc}}, \quad (48)$$

$$f(abc) = \overline{\overline{\overline{ab} \vee \overline{ac} \vee \overline{bc}}}, \quad (49)$$

$$f(abc) = \overline{\overline{\overline{\overline{\overline{ab} \vee \overline{ac} \vee \overline{bc}}}}}, \quad (50)$$

$$f(abc) = \overline{\overline{\overline{ab} \vee \overline{ab} \vee c}}. \quad (51)$$

Такая реализация требует 4 элемента ФПТ2, а задержка – 2 элемента (рис.15).

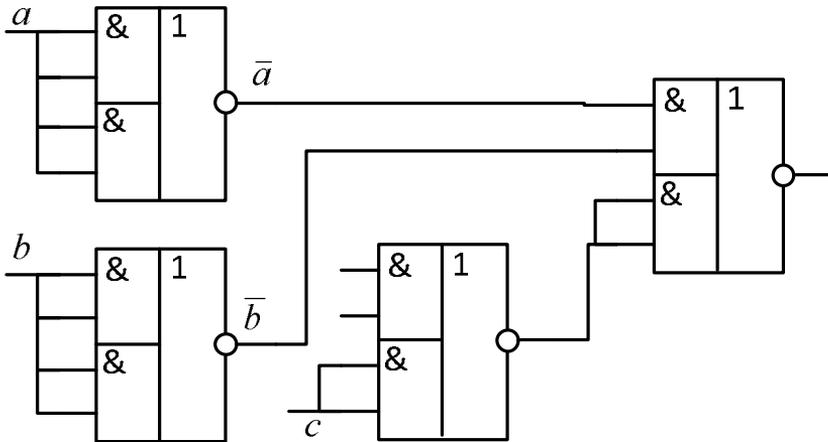


Рис. 15. Реализация мажоритарной функции $f(abc)$ в базисе ФПТ2

Интересно, что представление мажоритарной функции в базисе 2И-НЕ требует 6 элементов 2И-НЕ, что лучше по числу транзисторов (4 транзистора на один 2И-НЕ, то есть 24 транзистора), но задержка – 8 транзисторов. А для (54) 32 транзистора, но задержка всего 4 транзистора, т.е. в два раза меньше.

$$f(abc) = \overline{\overline{ab \vee ac \vee bc}}, \quad (52)$$

$$f(abc) = \overline{\overline{\overline{abacbc}}}, \quad (53)$$

$$f(abc) = \overline{\overline{\overline{\overline{ab(acbc)}}}}. \quad (54)$$

В базисе 2ИЛИ-НЕ:

$$f(abc) = \overline{\overline{ab} \vee \overline{ac} \vee \overline{bc}}, \quad (55)$$

$$f(abc) = \overline{\overline{a} \vee \overline{b} \vee \overline{a} \vee \overline{c} \vee \overline{b} \vee \overline{c}}. \quad (56)$$

Таким образом, для (56) необходимо 8 элементов 2ИЛИ-НЕ (32 транзистора), а задержка – 8 транзисторов.

Таким образом, сравнительный анализ реализаций в ФПТ-базисе и базисе 4И-НЕ показывает, что ФПТ-реализация по сложности лучше более чем в два раза даже при отсутствии парафазных входов, при этом имеется более чем 50%-ное повышение быстродействия при числе каналов 16...64.

Приведенные схемы мультиплексоров на базе ФПТ-элементов обладают свойством сохранения работоспособности при одном отказе входа 1 элемента (отказах всех элементов в одной половине) – можно использовать половину мультиплексора. Так, например, мультиплексор на 16 каналов модифицируется в мультиплексор на 8 каналов. Это позволяет в так называемых «крупнозернистых» ПЛИС обеспечить частичное восстановление логики после отказов и соответствующего диагностирования.

Библиографический список

1. Тюрин С.Ф. Функционально-полные толерантные булевы функции // Наука и технология в России. – 1998. – № 4. – С. 7–10.
2. Тюрин С.Ф. Синтез адаптируемой к отказам цифровой аппаратуры с резервированием базисных функций // Приборостроение. – 1999. – № 1. – С. 36–39.
3. Тюрин С.Ф. Адаптация к отказам одновыходных схем на генераторах функций с функционально-полными толерантными элементами // Приборостроение. – 1999. – № 7. – С. 32–34.
4. Тюрин С.Ф. Проблема сохранения функциональной полноты булевых функций при «отказах» аргументов // Автоматика и телемеханика. – 1999. – № 9. – С. 176–186.
5. Программируемое логическое устройство: пат. № 2146840 Рос. Федерация / С.Ф. Тюрин, В.А. Несмелов, В.А. Харитонов [и др.]; опубл. БИ № 8. – 2000.

6. Tyurin S., Kharchenko V. Redundant Bases for Critical Systems and Infrastructures // General Approach and Variants of Implementation Proceedings of the 1st International Workshop on Critical Infrastructures Safety and Security, Kirovograd, Ukraine 11–13, May, 2011. Vol., 2. – P. 300–307.

6. Тюрин С.Ф., Харченко В.С. Автоматно-базисный подход к созданию естественно надежных и безопасных систем // Системи обробки інформації. – 2010. – Вип. 9(90). – С. 115–119.

7. Функционально-полный толерантный элемент: пат. № 2438234 Рос. Федерация / С.Ф. Тюрин, О.А. Громов. №2010123392; заявл. 08.06.2010; опубл. 27.12.2011. Бюл. №36.

Сведения об авторе

Сулейманов Алексей Александрович (Пермь, Россия) – ассистент кафедры автоматике и телемеханики Пермского национального исследовательского политехнического университета (614990, Пермь, Комсомольский пр., 29, e-mail: alex@pstu.ru).

About the author

Suleimanov Alexey Alexandrovich (Perm, Russian Federation) is an Assistant at the Department of Automation and Telemechanics, Perm National Research Polytechnic University (614990, 29, Komsomolsky prospect, Perm, e-mail: alex@pstu.ru).

Получено 06.09.2013